

**UNIVERSIDAD AUTONOMA DE MADRID**

**ESCUELA POLITECNICA SUPERIOR**



**Grado en Ingeniería de Tecnologías y Servicios de  
Telecomunicación**

## **TRABAJO FIN DE GRADO**

**Phased array de dobles parches apilados para una antena  
conformada de comunicaciones 5G**

**Jorge Sánchez Castillo**  
**Tutor: José Luis Masa Campos**

**Junio 2019**



# **Phased array de dobles parches apilados para una antena conformada de comunicaciones 5G**

**AUTOR: Jorge Sánchez Castillo**

**TUTOR: José Luis Masa Campos**



**Grupo RFCAS (Radiofrecuencia, Antenas, Circuitos y Sistemas)**

**Dpto. Tecnologías Electrónicas de Comunicaciones**

**Escuela Politécnica Superior**

**Universidad Autónoma de Madrid**

**Junio de 2019**





# Resumen

En el BOE de 20/04/2018 se estableció que la banda de 3,4 a 3,8 GHz queda reservada para comunicaciones 5G. Esta nueva tecnología pretende mejorar en gran medida la calidad y velocidad de las comunicaciones móviles. Para ello será necesaria una nueva generación de estaciones base.

Este Trabajo Fin de Grado consiste en diseñar, fabricar y medir un array lineal compuesto de cinco dobles parches apilados que traban en esta banda de frecuencia. El objetivo es sustituir los parches de una antena conformada octogonal realizada durante un proyecto anterior por estos arrays, lo que aumentaría en gran medida su ganancia. Adicionalmente se pretende dotar al array de capacidad para modificar su apuntamiento mediante la integración de desfasadores digitales en la red de alimentación de dicho array.

En un proyecto realizado en el año 2017/18 ya se intentó diseñar y fabricar un array sin capacidad de apuntamiento, sin embargo el resultado no fue el esperado. Por ello, el primer paso será determinar las causas de este suceso e intentar buscar una solución.

A continuación se intentará caracterizar el comportamiento de los desfasadores digitales que se piensan utilizar en el proyecto de cara a observar su comportamiento y a comprobar que son compatibles con las características de este proyecto.

Una vez determinadas las características de este dispositivo se procederá al diseño de una red de alimentación que, además de tener un buen comportamiento, posea una topología adecuada para la integración de los desfasadores.

Por último se integraran cinco desfasadores en la red de alimentación antes diseñada, permitiendo controlar cada uno de los parches individualmente. Se simulará su comportamiento y se fabricará y medirá en los laboratorios de la EPS.

Por motivos de falta de tiempo no ha sido posible fabricar y medir este array antes de la fecha límite de entrega de esta memoria. Sin embargo, se espera que para la fecha de defensa sí que se disponga de estos resultados.

# Abstract

The BOE that was published on 04/20/2018 established that the band ranged from 3.4 to 3.8 GHz is reserved for 5G communications. This new technology aims to greatly improve the quality and speed of mobile communications. To accomplish this, a new generation of base stations will be necessary.

This Bachelor Thesis consists of designing, manufacturing and measuring a linear array composed of five double stacked patches that work in this frequency band. The objective is to replace the patches of an octagonal shaped antenna made during a previous project by these arrays, which would greatly increase its gain. Additionally, the aim is to provide the array with the capability of modifying its pointing by integrating digital phase shifters in the power supply network of said array.

In a project carried out in 2017/18, an attempt was made to design and manufacture an array without steering capabilities; however the result was not as expected. Therefore, the first step will be to determine the causes of this eventuality and try to find a solution.

The next step will be to characterize the behavior of the digital phase shifters that are intended to be used in the project in order to observe their behavior and to verify that they are compatible with the characteristics of this project.

Once determined the characteristics of this device will proceed to the design of a power network that, in addition to having a good behavior, has a suitable topology for the integration of phase shifters.

Finally, five phase shifters will be integrated into the previously designed power supply network, allowing each of the individual patches to be controlled. Its behavior will be simulated and manufactured and measured in the laboratories of the EPS.

For reasons of lack of time there has not been possible to manufacture and measure this array before the deadline for delivery of this memory. However, it is expected that these results will be available for the defense date.

## **Palabras clave**

Antena, parche, desfasador digital, red de alimentación, array, arduino, microstrip, acoplamientos, parámetros S, diagrama de radiación, línea de transmisión, control de apuntamiento, adaptación, transmisión, pérdidas, cámara anecoica, desfase.

## **Keywords**

Antenna, patch, digital phase shifter, power network, array, arduino, microstrip, couplings, S parameters, radiation diagram, transmission line, pointing control, adaptation, transmission, losses, anechoic chamber, phase shift.





## *Agradecimientos*

Este es el final de una etapa. Parece que fue ayer el primer día que pisé la universidad. No tenía ni idea de la cantidad de personas que conocería ni lo mucho que iba a cambiar yo mismo durante estos cinco años.

En primer lugar me gustaría dar las gracias a mi tutor José Luis. Siento un gran respeto por ti y tu trabajo, aunque siendo el referente que eres en tu campo eso se daba por hecho. Fácilmente podría afirmar que eres el profesor que más me influyó en mi vida académica. Es por esto que tenía un gran empeño por realizar mi TFG contigo. El hecho de embarcarme en este proyecto ha sido muy interesante y siento que he aprendido mucho durante su realización. Ha habido momentos mejores y peores (sobre todo cuando se acercaba la entrega y no funcionaban los circuitos), sin embargo he disfrutado mucho trabajando en ello y espero tener la oportunidad de continuar. También quería destacar la flexibilidad de horario que me has ofrecido durante este año. A pesar de la gran cantidad de responsabilidades que tienes siempre has encontrado un rato que dedicarme cada vez que me he pasado por tu despacho.

En segundo lugar quería agradecer a Edu por estar siempre disponible para resolver cualquier duda y por fabricarme todos los diseños que he realizado con la mayor brevedad posible.

También quiero mencionar a todos mis compañeros durante estos cinco años de mi vida. La de horas de biblioteca que habré pasado con todos vosotros (y también de cafetería, cerveza y cartas para que engañarnos). Aunque ya se vaya cada uno por su lado, que sepáis no os vais a librar de mí.

No podría escribir estos agradecimientos sin hacer una mención especial a mi Vergesito. Fácilmente habré compartido contigo el 85% del tiempo que he pasado en la universidad este año y muchas gracias por ayudarme a corregir el código de mis desfasadores del averno. Aun así te recuerdo que eres un desastre con patas y que tienes que centrarte (aunque este año las has liado menos). Sin embargo cuando tienes interés en una cosa y nadie te marca los tiempos eres capaz de hacer maravillas. Jamás pierdas eso.

A mis 4 babys, que me metisteis en la escalada, que nos hemos ido de viaje unas cuantas veces y que no podemos calcular el dinero que le hemos dejado a Diego en cerveza. Aunque este año hemos estado más a nuestra bola porque cada uno tenía una cosa, que sepáis que podéis contar conmigo para cada plan que surja.

Y a pesar de que ha habido tantos cambios en estos años ha habido una constante en ellos, cuatro constantes para ser más precisos.

La primera ellas eres tú Paula. Llevamos juntos ya 6 años y se me ha hecho corto. Es cierto que no ha sido todo un camino de rosas, pero me haces feliz cada día y verte me sigue haciendo la misma ilusión que cuando tenía 16 años. En este tiempo has pasado de ser una niña a una profesional intachable. Ya lo sabes pero te lo repito, estoy orgulloso

de ti. Y sí, te prometo que a partir de mañana que entrego esta memoria te volveré a hacer caso.

Como no puede ser de otra manera las dos siguientes son mis padres, que desde hace 23 años ya, me lo han dado todo siempre. Nunca os lo podré agradecer lo suficiente ya que al final gran parte de lo que soy os lo debo a vosotros. Sobre todo gracias por aguantarme, que los cambios de humor que tengo (de la risa al enfado en 3 segundos) cuando estoy nervioso o agobiado son muy pero que muy molestos. Gracias por apoyarme siempre (salvo cuando hago alguna estupidez, pero eso os lo perdono).

Por último a mi hermanita (sí, aunque seas más mayor el hecho de que sea más alto me da derecho a ponerte un diminutivo). Espero que aprecies el enorme honor de que termine contigo. Desde que te independizaste y dejaste de resultarme molesta nos llevamos de maravilla (aunque te diga estas cosas no puedes odiarme). Cada vez compartimos más gustos y aficiones y seguramente seas la persona del mundo que más me haga reír. No te lo digo muy a menudo, pero vales tu peso en oro y no podría haber pedido una hermana mejor.

Y aquí estoy la noche de antes de entregar el TFG escribiendo las últimas palabras a las 5:21 de la madrugada, acabando como siempre todo en el último minuto y queriendo llorar porque me va a sonar la alarma en menos de 2 horas. Pero bueno, esta noche es distinta. Después de 5 años peleando ya casi puedo decir que soy ingeniero...

Os quiero muchísimo a todos,  
Jorge.



## INDICE DE CONTENIDOS

1	Introducción.....	1
1.1	Motivación.....	1
1.2	Objetivos.....	2
1.3	Organización de la memoria.....	2
2	Estado del arte .....	3
2.1	Antenas de Parche .....	3
2.1.1	Doble parche apilado .....	3
2.2	Arrays de antenas.....	4
2.3	Bus SPI (Serial Peripheral Interface).....	4
3	Establecimiento del punto de partida.....	5
3.1	Determinación del malfuncionamiento de la antena .....	5
3.2	Caracterización de la antena .....	6
3.2.1	Caracterización del array de parches .....	6
3.2.2	Caracterización de la red de alimentación .....	8
3.2.3	Caracterización del conjunto .....	10
3.3	Conclusiones.....	12
4	Estudio de un array con polarización dual.....	13
4.1	Array de parches con polarización dual .....	13
4.2	Primer estudio.....	13
4.3	Segundo estudio.....	15
4.4	Conclusiones.....	17
5	Testeo y caracterización de desfasadores .....	19
5.1	PCB con un desfasador.....	19
5.2	PCB con dos desfasadores.....	21
6	Diseño de la red de alimentación.....	23
6.1	Transición conector-red de alimentación .....	23
6.2	Líneas 1 y 2 .....	24
6.3	Primer paralelo .....	25
6.4	Línea central .....	26
6.5	Entrada.....	26
6.6	Adición de los conectores de entrada .....	28
6.7	Testeo con el array de parches fabricado.....	28
7	Integración de los desfasadores en la red .....	31
8	Conclusiones y trabajo futuro.....	33
8.1	Conclusiones.....	33
8.2	Trabajo futuro .....	33
	Referencias .....	35
	Glosario .....	36
	Anexos.....	I
A	Adaptaciones parciales de la red de alimentación representadas en carta de Smith .....	I
B	Combinación de resultados en CST .....	III
A	Datasheet MAPS-010144 .....	V

# INDICE DE FIGURAS

FIGURA 1-1: ANTENA CONFORMADA OCTOGONAL CON CAPACIDAD DE SECTORIZAR LA RADIACIÓN EN EL PLANO H <sup>[1]</sup> .....	1
FIGURA 2-1: PARCHE RECTANGULAR Y PARCHE CIRCULAR <sup>[3]</sup> .....	3
FIGURA 2-2: DOBLE PARCHE APILADO <sup>[3]</sup> .....	3
FIGURA 2-3: ESQUEMA DEL BUS SPI <sup>[4]</sup> .....	4
FIGURA 3-1: ANTENA FABRICADA DURANTE EL CURSO ACADÉMICO 2017/18 TRAS HABER SIDO DESMONTADA Y UNIDA CON TRANSICIONES.....	5
FIGURA 3-2: ARRAY DE PARCHES FABRICADO DURANTE EL CURSO ACADÉMICO 2017/18.....	6
FIGURA 3-3: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN SIMULADA DEL ARRAY DE PARCHES FABRICADO DURANTE EL CURSO ACADÉMICO 2017/18.....	6
FIGURA 3-4: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN MEDIDA DEL ARRAY DE PARCHES FABRICADO DURANTE EL CURSO ACADÉMICO 2017/18.....	7
FIGURA 3-5: NIVEL DE ACOPLS SIMULADO DEL ARRAY DE PARCHES FABRICADO DURANTE EL CURSO ACADÉMICO 2017/18.....	7
FIGURA 3-6: NIVEL DE ACOPLS MEDIDO DEL ARRAY DE PARCHES FABRICADO DURANTE EL CURSO ACADÉMICO 2017/18 .....	7
FIGURA 3-7: RED DE ALIMENTACIÓN FABRICADA DURANTE EL CURSO ACADÉMICO 2017/18 .....	8
FIGURA 3-8: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN (AZUL) Y MEDIDA (ROJO) DE LA RED DE ALIMENTACIÓN FABRICADA DURANTE EL CURSO ACADÉMICO 2017/18.....	8
FIGURA 3-9: COEFICIENTES DE ALIMENTACIÓN SIMULADOS (AZUL) Y MEDIDOS (ROJO) DE LA RED DE ALIMENTACIÓN FABRICADA DURANTE EL CURSO ACADÉMICO 2017/18.....	9
FIGURA 3-10: DESFASE ENTRE RAMAS SIMULADO (AZUL) Y MEDIDO (ROJO) DE LA RED DE ALIMENTACIÓN FABRICADA DURANTE EL CURSO ACADÉMICO 2017/18.....	9
FIGURA 3-11: ANTENA FABRICADA DURANTE EL CURSO ACADÉMICO 2017/18 .....	10
FIGURA 3-12 RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN SIMULADA (AZUL) Y MEDIDA (ROJO) DE LA ANTENA FABRICADA DURANTE EL CURSO ACADÉMICO 2017/18 .....	10
FIGURA 3-13: DIAGRAMA DE RADIACIÓN A 3.2 GHZ EN PLANO E (ARRIBA) Y PLANO H (ABAJO) DE LA ANTENA FABRICADA DURANTE EL CURSO ACADÉMICO 2017/18 .....	11
FIGURA 3-14: DIAGRAMA DE RADIACIÓN A 3.5 GHZ SIMULADO (ARRIBA) Y MEDIDO (ABAJO) DE LA ANTENA FABRICADA DURANTE EL CURSO ACADÉMICO 2017/18.....	11
FIGURA 3-15: DIAGRAMA DE RADIACIÓN A 3.8 GHZ SIMULADO (ARRIBA) Y MEDIDO (ABAJO) DE LA ANTENA FABRICADA DURANTE EL CURSO ACADÉMICO 2017/18.....	12

FIGURA 3-16: GANANCIA DE LA ANTENA TRAS ARREGLARLA VS GANANCIA DE LA ANTENA CUANDO NO FUNCIONABA CORRECTAMENTE <sup>0</sup> VS GANANCIA SIMULADA.....	12
FIGURA 4-1: PRIMER ESTUDIO SOBRE UN ARRAY DE PARCHES CON POLARIZACIÓN HORIZONTAL..	13
FIGURA 4-2: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DEL ARRAY DISEÑADO DURANTE EL PRIMER ESTUDIO SOBRE POLARIZACIÓN HORIZONTAL .....	14
FIGURA 4-3: DIAGRAMA DE RADIACIÓN PLANO H DEL ARRAY DISEÑADO DURANTE EL PRIMER ESTUDIO SOBRE POLARIZACIÓN HORIZONTAL .....	14
FIGURA 4-4: ACOPLS ENTRE PARCHES DEL ARRAY DISEÑADO DURANTE EL PRIMER ESTUDIO SOBRE POLARIZACIÓN HORIZONTAL.....	14
FIGURA 4-5: ADAPTACIÓN ACTIVA DEL ARRAY DISEÑADO DURANTE EL PRIMER ESTUDIO SOBRE POLARIZACIÓN HORIZONTAL .....	15
FIGURA 4-6: SEGUNDO ESTUDIO SOBRE UN ARRAY DE PARCHES CON POLARIZACIÓN HORIZONTAL .....	15
FIGURA 4-7: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DEL ARRAY DISEÑADO DURANTE EL SEGUNDO ESTUDIO SOBRE POLARIZACIÓN HORIZONTAL.....	16
FIGURA 4-8: DIAGRAMA DE RADIACIÓN PLANO H DEL ARRAY DISEÑADO DURANTE EL PRIMER ESTUDIO SOBRE POLARIZACIÓN HORIZONTAL .....	16
FIGURA 4-9: ACOPLS ENTRE PARCHES DEL ARRAY DISEÑADO DURANTE EL PRIMER ESTUDIO SOBRE POLARIZACIÓN HORIZONTAL.....	16
FIGURA 4-10: ADAPTACIÓN ACTIVA DEL ARRAY DISEÑADO DURANTE EL PRIMER ESTUDIO SOBRE POLARIZACIÓN HORIZONTAL .....	17
FIGURA 5-1: PCB DE PRUEBA CON UN DESFASADOR DIGITAL .....	19
FIGURA 5-2: EJEMPLOS DE COMPORTAMIENTO DE UN DESFASADOR EN VARIOS DE LOS ESTADOS POSIBLES. ....	20
FIGURA 5-3: PCB DE PRUEBA CON DOS DESFASADORES DIGITALES .....	21
FIGURA 6-1: ESQUEMA DE UNA RED DE ALIMENTACIÓN DE CINCO SALIDAS.....	23
FIGURA 6-2: TRANSICIÓN ENTRE EL CONECTOR Y LA RED DE ALIMENTACIÓN.....	23
FIGURA 6-3: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN ENTRE EL CONECTOR Y LA RED DE ALIMENTACIÓN .....	24
FIGURA 6-4: LÍNEAS 1 (IZQUIERDA) Y 2 (DERECHA) DE LA RED DE ALIMENTACIÓN.....	24
FIGURA 6-5: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DE LAS LÍNEAS 1 (NARANJA) Y 2(VERDE) .....	24
FIGURA 6-6: DISEÑO PRELIMINAR DEL PRIMER PARALELO EN ADS A PARTIR DEL FICHERO EXPORTADO “.S2P” .....	25

FIGURA 6-7: PRIMER PARALELO DE LA RED DE ALIMENTACIÓN .....	25
FIGURA 6-8: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DEL PRIMER PARALELO .....	25
FIGURA 6-9: LÍNEA CENTRAL DE LA RED DE ALIMENTACIÓN .....	26
FIGURA 6-10: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DE LA LÍNEA CENTRAL .....	26
FIGURA 6-11: SIMULACIÓN DE LAS LÍNEAS 1, 2, 3, 4 Y 5 PARA LA OBTENCIÓN DE UN ARCHIVO “.S8P” .....	26
FIGURA 6-12: RED DE ALIMENTACIÓN COMPLETA.....	27
FIGURA 6-13: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DE LA RED DE ALIMENTACIÓN COMPLETA .....	27
FIGURA 6-14: COEFICIENTES DE ALIMENTACIÓN DE LA RED REFERENCIADOS A LA LÍNEA CENTRAL .....	27
FIGURA 6-15: DIFERENCIA DE FASE ENTRE LAS LÍNEAS DE LA RED REFERENCIADOS A LA LÍNEA CENTRAL .....	27
FIGURA 6-16: RED DE ALIMENTACIÓN CON CONECTORES ANVERSO (ARRIBA) Y REVERSO (ABAJO) .....	28
FIGURA 6-17: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DE LA RED DE ALIMENTACIÓN CON CONECTORES.....	28
FIGURA 6-18: ARRAY DE PARCHES FABRICADO DURANTE EL CURSO ACADÉMICO 2017/18 Y RED DE ALIMENTACIÓN DISEÑADA.....	28
FIGURA 6-19: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DE LA ANTENA COMPLETA VS RED DE ALIMENTACIÓN VS PARCHES CENTRAL DEL ARRAY .....	29
FIGURA 6-20: DIAGRAMA DE RADIACIÓN A 3.2 GHZ.....	29
FIGURA 6-21: DIAGRAMA DE RADIACIÓN A 3.5 GHZ.....	29
FIGURA 6-22: DIAGRAMA DE RADIACIÓN A 3.8 GHZ.....	29
FIGURA 7-1: ESQUEMÁTICO DE LA INTEGRACIÓN DEL CONJUNTO EN ADS.....	31
FIGURA 7-2: DIAGRAMA DE RADIACIÓN DE LA ANTENA GENERANDO UN DESFASE DE $-22.5^\circ$ Y DE $67.5^\circ$ .....	31
FIGURA A-1: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN ENTRE EL CONECTOR Y LA RED .....	I
FIGURA A-2: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DE LAS LÍNEAS 1 (NARANJA) Y 2(VERDE) .....	I
FIGURA A-3: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DEL PRIMER PARALELO .....	I
FIGURA A-4: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DE LA LÍNEA CENTRAL.....	II

FIGURA A-5: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DE LA RED DE ALIMENTACIÓN COMPLETA .....	II
FIGURA A-6: RESPUESTA DEL COEFICIENTE DE ADAPTACIÓN DE LA RED DE ALIMENTACIÓN CON CONECTORES.....	II
FIGURA B-1: COEFICIENTES DE ALIMENTACIÓN SIMULADOS EN ADS .....	III
FIGURA B-2: MENÚ COMBINE RESULTS DE CST .....	III



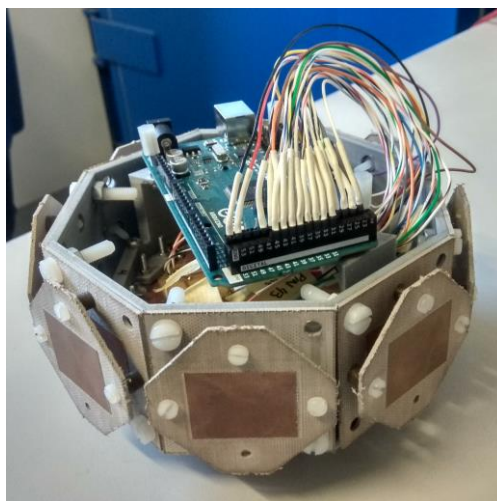
# 1 Introducción

---

En el BOE de 20/04/2018 se estableció que la banda de 3.4 a 3.8 GHz queda reservada para comunicaciones 5G. Esta nueva tecnología pretende mejorar en gran medida la calidad y velocidad de las comunicaciones móviles. Para ello serán necesarias una nueva generación de estaciones base.

Uno de los principales problemas de la tecnología 5G es que al haberse destinado a la banda antes mencionada sufre más pérdidas en relación a la banda 4G por trabajar a una frecuencia mayor. Adicionalmente sufre de mayores atenuaciones por muros debido a tener una longitud de onda menor. Es por este motivo que cobran mayor protagonismo las estaciones bases pensadas para interiores.

El Grupo RFCAS dispone de una antena conformada octogonal diseñada para trabajar en la banda de 3 a 4 GHz capaz de sectorizar la radiación en el plano  $H^0$ . Esto permite controlar acimutalmente el diagrama de radiación. Esta antena con algunas mejoras sería un candidato perfecto a convertirse en una de las estaciones base para interiores antes mencionadas.



**Figura 1-1: Antena conformada octogonal con capacidad de sectorizar la radiación en el plano  $H^0$**

En un TFG realizado durante el curso académico 2017/18 realizado por Alejandro Corral<sup>0</sup> se pretendía sustituir los dobles parches apilados de esta antena por arrays de dobles parches apilados. De este modo, se pretendía aumentar la ganancia de la misma. Sin embargo, el resultado fue un array que no funcionaba correctamente.

## 1.1 Motivación

Adicionalmente a todas las características ya listadas sería interesante dotar a la antena de polarización dual a  $\pm 45^\circ$  para permitir enviar información mediante dos señales ortogonales entre sí que idealmente no se distorsionan entre sí. Este hecho permite enviar información redundante para asegurar una correcta recepción y transmisión de datos, así

como utilizar únicamente una de las polarizaciones en caso de detectar muchas interferencias en la otra.

También supondría una gran mejora la capacidad de dotar a esta antena de apuntamiento en el plano E controlado electrónicamente. Gracias a esto, a la capacidad de sectorizar la radiación en el plano H que ya posee y a falta de un software que lo controle automáticamente, sería posible la creación de una antena inteligente con capacidad de modificar su diagrama de radiación para dar la mejor cobertura posible a todos sus usuarios.

## **1.2 Objetivos**

1. Determinar los motivos del malfuncionamiento de la antena diseñada por Alejandro Corral así como caracterizar su comportamiento.<sup>0</sup>
2. Realizar un estudio sobre la posibilidad de diseñar un array de parches con polarización dual a  $\pm 45^\circ$  que permita mejorar aún más las prestaciones de esta antena.
3. Caracterizar el comportamiento de los desfasadores digitales “Maps010144” para determinar cómo afectaría su integración en una red de alimentación.
4. Diseñar, fabricar y medir una antena que integre desfasadores digitales con el fin de poder modificar el apuntamiento de la misma.

## **1.3 Organización de la memoria**

La memoria consta de los siguientes capítulos:

- **Introducción:** Motivación, objetivos y organización de la memoria.
- **Estado del arte:** Fundamentación teórica de las tecnologías en las que se basa este proyecto.
- **Establecimiento del punto de partida:** Debido a que este TFG continúa otro que se realizó durante el pasado curso académico se busca decidir qué se puede utilizar y qué no.
- **Estudio de un array con polarización dual:** Se hace un estudio para predecir el comportamiento de un array de estas características en cuestión de acoplos.
- **Testeo y caracterización de desfasadores:** Se busca estudiar el comportamiento de estos dispositivos de cara a determinar cómo influirían en el proyecto.
- **Diseño de la red de alimentación:** Se comenta paso a paso el proceso realizado para el diseño de la red de alimentación así como de los resultados obtenidos.
- **Integración de los desfasadores en la red:** Se incluyen estos dispositivos en la red de alimentación y se realizan varias simulaciones para estimar su comportamiento.
- **Conclusiones y trabajo futuro.**

## 2 Estado del arte

### 2.1 Antenas de Parche

Las antenas de parche se basan en tecnología de circuito impreso. Su utilización está muy extendida en dispositivos móviles, satélites, aviación, radar, etc. Esto se debe a su reducido tamaño y coste, así como a la facilidad de integración que presentan con la red de alimentación. Otras ventajas de este tipo de antenas son su sencillez, algo que facilita su producción en masa, y la versatilidad que dan a la hora de establecer su impedancia.

Por otra parte estas antenas presentan ciertas desventajas. Algunos ejemplos son el estar limitadas en potencia, un bajo ancho de banda (que se soluciona con el doble parche apilado), baja eficiencia y pérdidas considerables.

El modelo de radiación de estas antenas se basa en la potencia disipada por una línea microstrip, la cual aumenta a medida que lo hace el ancho de esta.

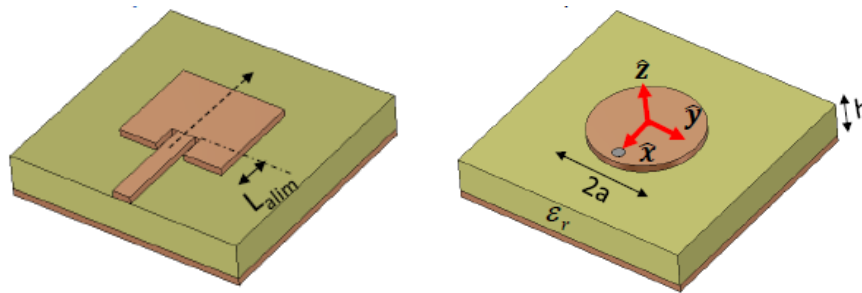


Figura 2-1: Parche rectangular y parche circular<sup>0</sup>

#### 2.1.1 Doble parche apilado

El doble parche apilado es una técnica utilizada para aumentar el ancho de banda de las antenas de parche. Esto se consigue mediante dos parches que resuenan a distintas frecuencias situados uno enfrente del otro y siendo el segundo parche excitado por la radiación del primero. Esto consigue aumentar el volumen de la antena (y por tanto su ganancia) evitando los problemas asociados con pérdidas por onda de superficie, radiación espuria de las vías de alimentación por sonda coaxial, así como, en el caso de alimentación por línea microstrip, aumento de la anchura de esta para la misma impedancia característica y consecuente aumento de la radiación espuria.

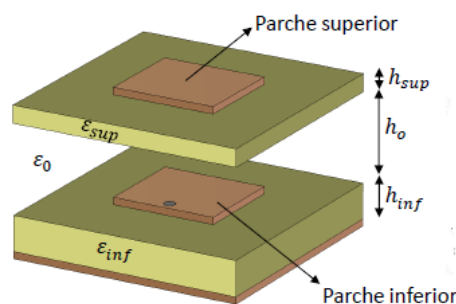


Figura 2-2: Doble parche apilado<sup>0</sup>

## 2.2 Arrays de antenas

Los arrays de antenas son un conjunto de una o más antenas que se comportan como si fueran una sola teniendo un diagrama de radiación propio. Esto produce un estrechamiento del haz que resulta en un aumento de ganancia. Sin embargo, la principal característica de los arrays de antenas es que permiten modificar su diagrama de variación modificando la amplitud y fase de las señales que alimentan a cada una de las antenas del conjunto.

Debido a las características mencionadas anteriormente, los arrays de antenas se suelen emplear para el diseño de antenas inteligentes. Esto es así porque mediante el uso de los dispositivos adecuados es posible modificar el diagrama de radiación de la antena adaptándose a las necesidades de los usuarios.

## 2.3 Bus SPI (Serial Peripheral Interface)

El bus SPI es un estándar de comunicaciones utilizado en la transmisión de información entre circuitos integrados. Se trata de un proceso síncrono con el que se puede controlar prácticamente cualquier dispositivo electrónico mediante un flujo de bits serie. Se utiliza una arquitectura maestro-esclavo.

Para la utilización de este método son necesarios los siguientes pines:

- SCLK: Señal de reloj común a todos los dispositivos. Necesaria al tratarse de un proceso síncrono.
- MOSI: Señal de salida de datos del maestro a los esclavos.
- MISO: Señal de salida de datos de los esclavos al maestro.
- SS: Señal de “chip enable” que activa o desactiva al esclavo correspondiente.

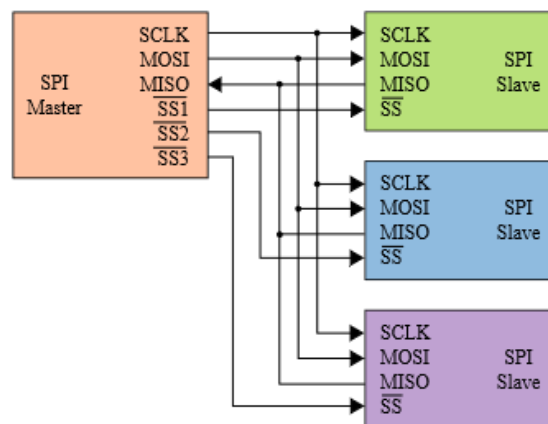


Figura 2-3: Esquema del bus SPI<sup>0</sup>

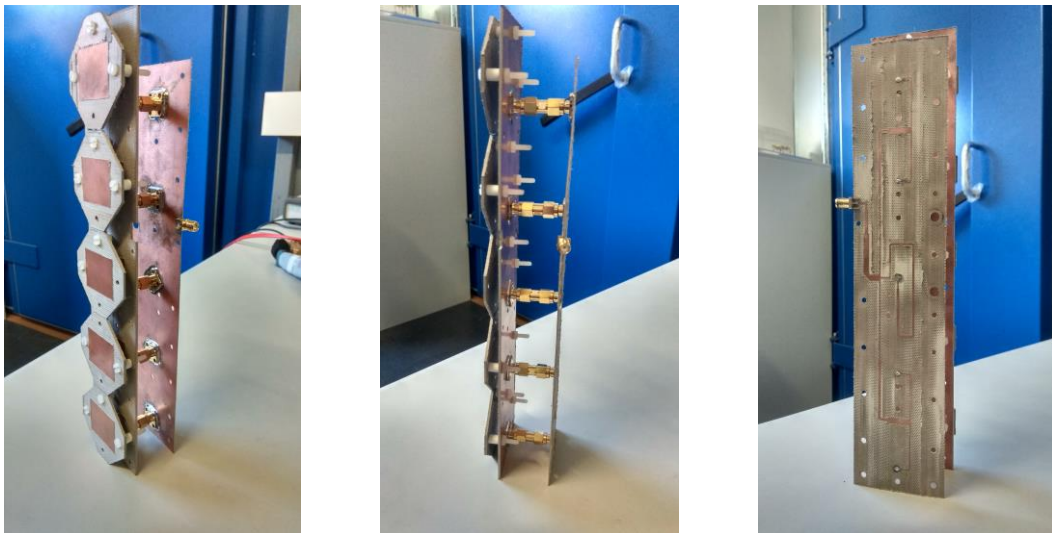
Mediante el bus SPI se consigue reducir en gran medida el número de pines necesarios para diseñar el circuito.

## 3 Establecimiento del punto de partida

### 3.1 Determinación del malfuncionamiento de la antena

Como ya se ha mencionado en el apartado “Motivación”, durante el curso académico 2017/18 se diseñó y fabricó un array de parches y una red de alimentación con la intención de sustituir los dobles parches apilados de la antena conformada octogonal. Sin embargo, debido a la falta de tiempo, no se pudo comprobar el funcionamiento de cada uno de los elementos. Al realizar el montaje final se obtuvo una antena que no se comportaba según lo esperado. Por este motivo el punto de partida de este TFG fue desmontarla y determinar las causas de su malfuncionamiento.

Tras desmontar la antena se soldaron conectores tanto en el array de parches como en la red de alimentación para poder medir cada componente por separado.



**Figura 3-1: Antena fabricada durante el curso académico 2017/18 tras haber sido desmontada y unida con transiciones**

A continuación se unieron ambas partes con transiciones hembra-hembra y se midió el conjunto. Estas medidas determinaron que la antena sí se comportaba como indicaban las simulaciones realizadas. Es por esto que se averiguó que el malfuncionamiento se debía a un mal contacto entre los planos de masa del array y de la red de alimentación. Esto ocasionaba que hubiera bolsas de aire entre ambas placas metálicas y atravesadas por una vía vertical que transmitía la señal desde la red de alimentación hacia los parches. Estas condiciones son perfectas para formar un medio de transmisión conocido como línea biplaca.

La línea biplaca consta de dos placas metálicas (los dos planos de masa del array y de la red de alimentación) y de un dieléctrico que las separa (aire que había entre los planos de masa debido a que hacían un mal contacto). Por una línea biplaca se propaga un modo TEM con polarización vertical (favorecida por la dirección de la vía que conectaba ambos componentes) y con frecuencia de corte cero.

Por la aparición de esta línea biplaca se perdía parte de la señal que estaba destinada a los parches ocasionando el malfuncionamiento del conjunto.

### 3.2 Caracterización de la antena

Debido a que la introducción de los conectores y las transiciones modificaban ligeramente la topología de la red original, se realizó una nueva simulación incluyendo estos elementos para tener un valor con el que poder comparar las medidas reales de la antena.

#### 3.2.1 Caracterización del array de parches

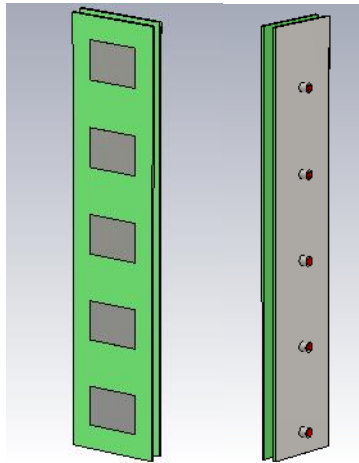


Figura 3-2: Array de parches fabricado durante el curso académico 2017/18

#### Respuesta del coeficiente de adaptación

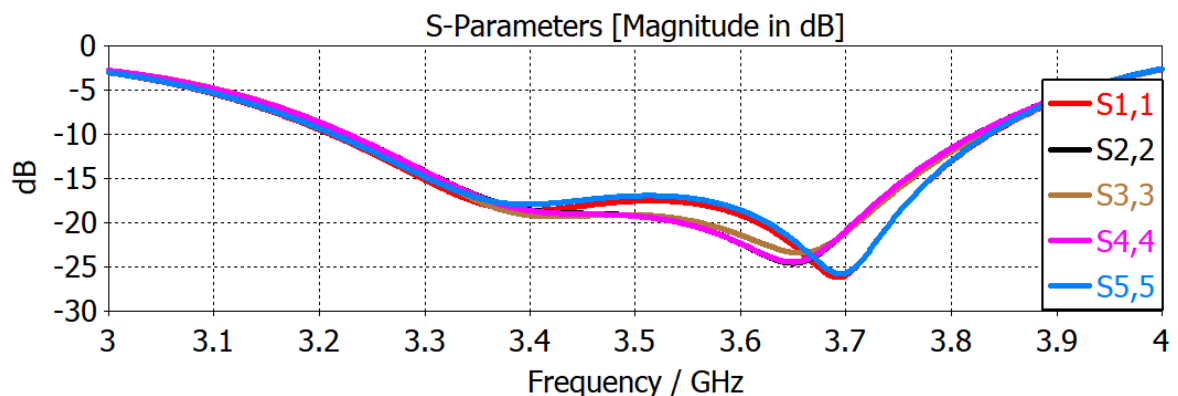
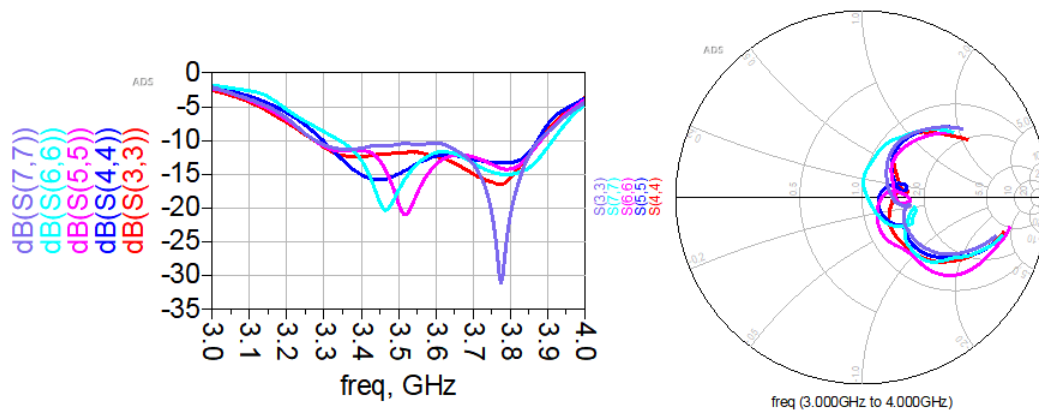


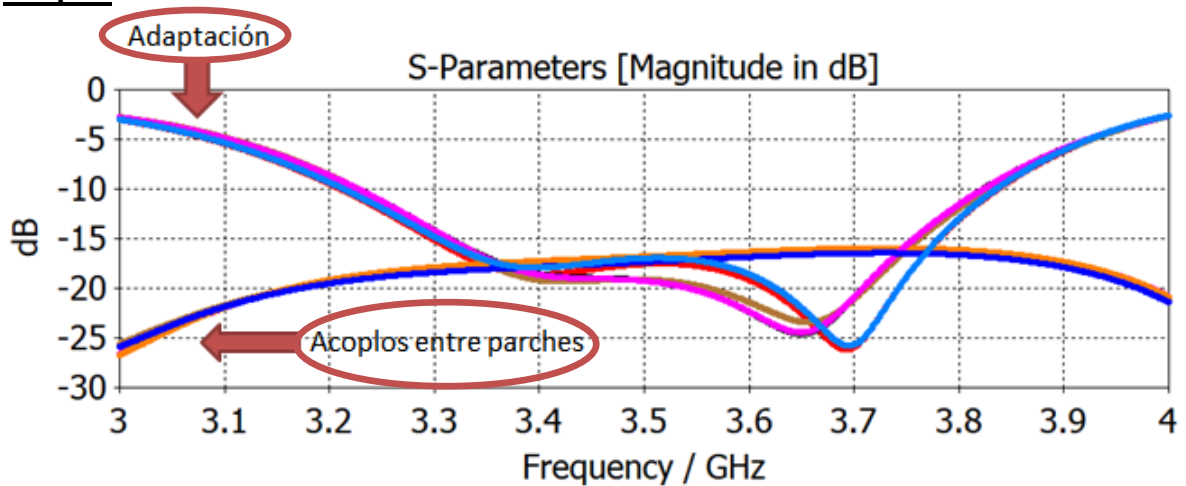
Figura 3-3: Respuesta del coeficiente de adaptación simulada del array de parches fabricado durante el curso académico 2017/18



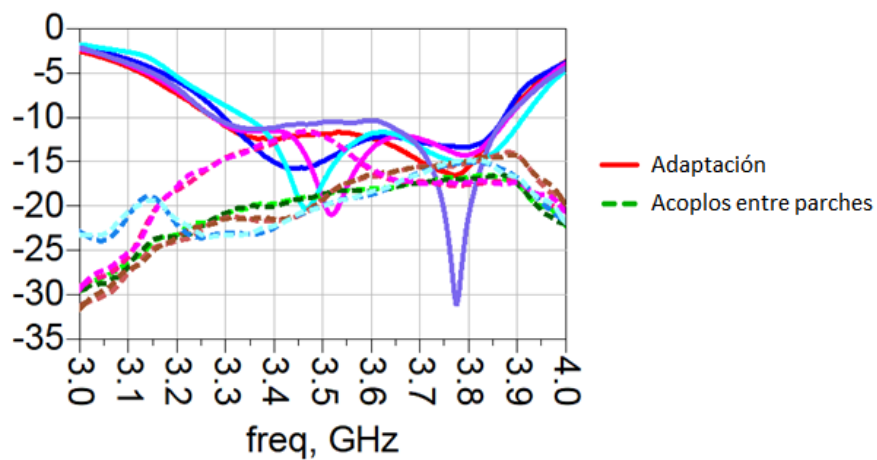
**Figura 3-4: Respuesta del coeficiente de adaptación medida del array de parches fabricado durante el curso académico 2017/18**

Se observa que las medidas tomadas son similares a las simuladas.

### Acoplos



**Figura 3-5: Nivel de acoplos simulado del array de parches fabricado durante el curso académico 2017/18**



**Figura 3-6: Nivel de acoplos medido del array de parches fabricado durante el curso académico 2017/18**

Como se observa en las gráficas anteriores. Debido a que los parches se disponen en una línea vertical y están polarizados verticalmente se producen unos fuertes acoplos entre parches que estropean en gran medida el comportamiento de los mismos.

### 3.2.2 Caracterización de la red de alimentación

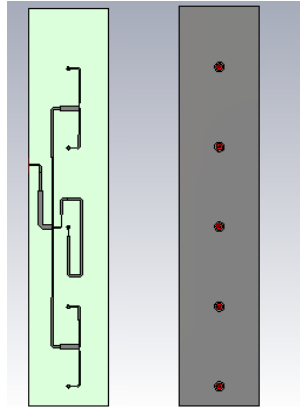


Figura 3-7: Red de alimentación fabricada durante el curso académico 2017/18

#### Respuesta del coeficiente de adaptación

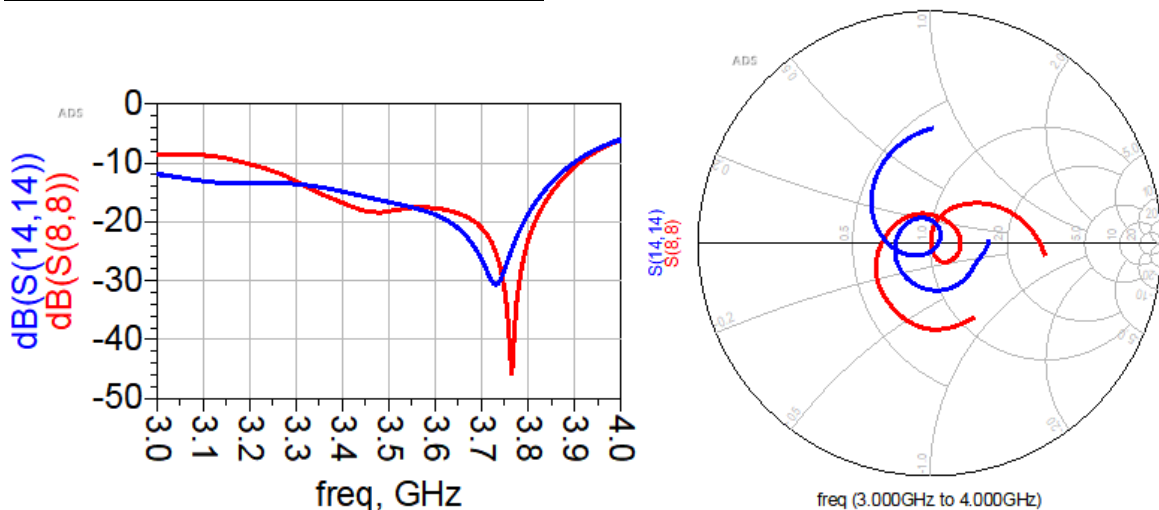


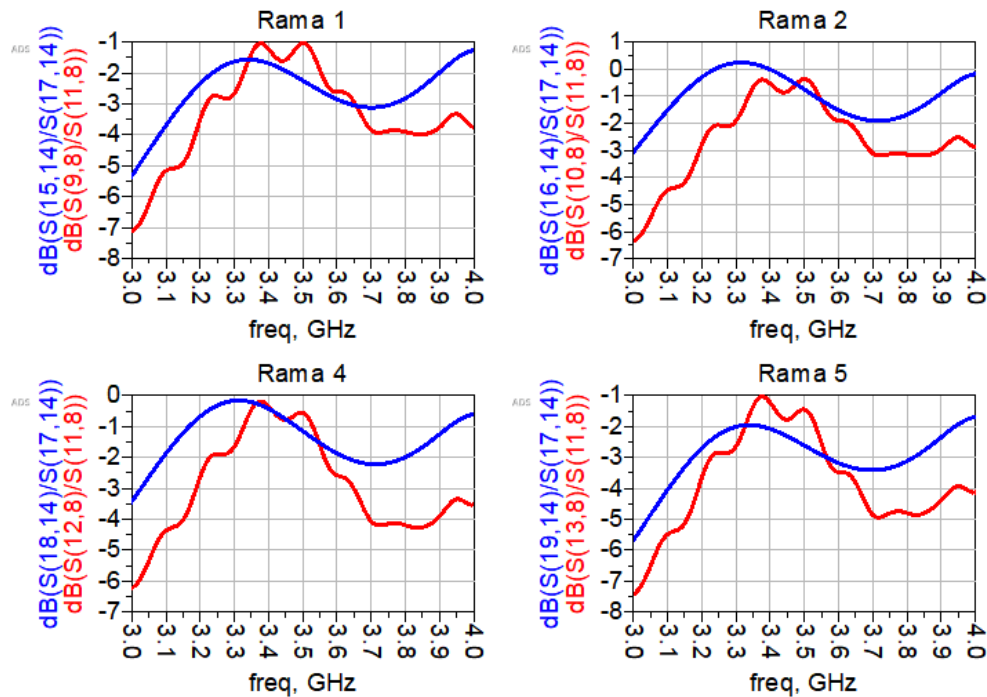
Figura 3-8: Respuesta del coeficiente de adaptación (azul) y medida (rojo) de la red de alimentación fabricada durante el curso académico 2017/18

Se observa una respuesta muy similar entre el valor simulado y el medido. En carta de Smith se aprecia que ambas respuestas son prácticamente idénticas a excepción de una rotación sobre el centro de coordenadas. Esta rotación se debe a que a la hora de realizar la simulación no se dibujó el conector, que es el elemento que introduce una longitud adicional a la estructura que produce la rotación mencionada.

A continuación se analizó el reparto de potencia y el ajuste de fase. Para ello se tomó como referencia la rama central y se normalizaron el resto de medidas a ésta.



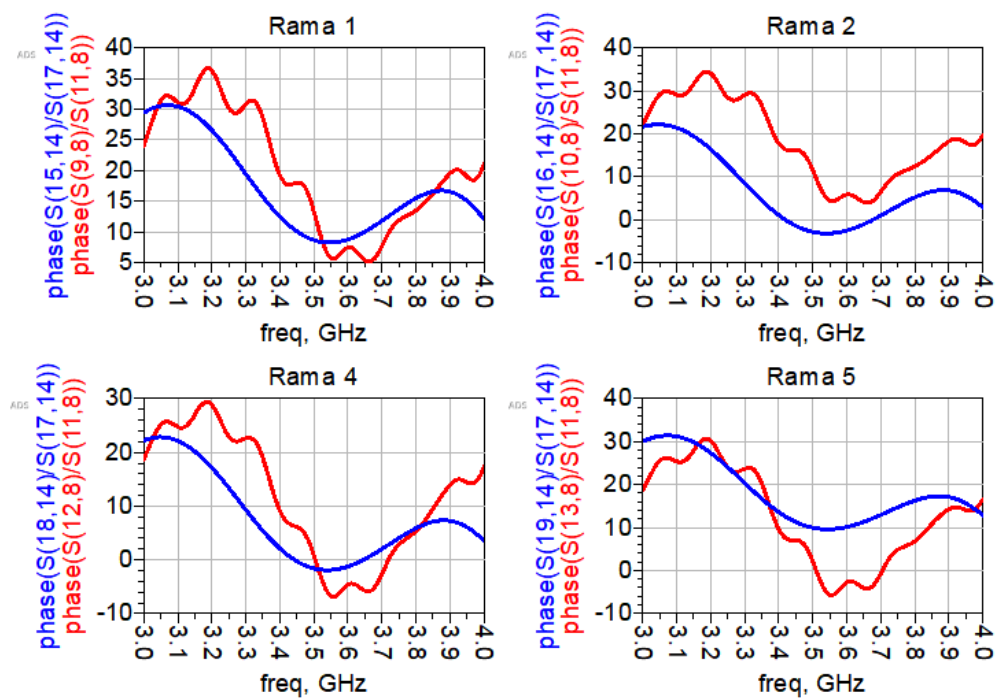
### Coefficientes de alimentación



**Figura 3-9: Coeficientes de alimentación simulados (azul) y medidos (rojo) de la red de alimentación fabricada durante el curso académico 2017/18**

Se observa que las medidas tomadas y los valores simulados son muy similares. Por lo que podemos afirmar que la red reparte potencia correctamente.

### Desfase entre ramas



**Figura 3-10: Desfase entre ramas simulado (azul) y medido (rojo) de la red de alimentación fabricada durante el curso académico 2017/18**

Se observa que las medidas tomadas y los valores simulados son muy parecidos. Por ello y porque también los coeficientes de amplitud tienen el valor previsto, podemos afirmar que la red de alimentación funciona correctamente.

### 3.2.3 Caracterización del conjunto

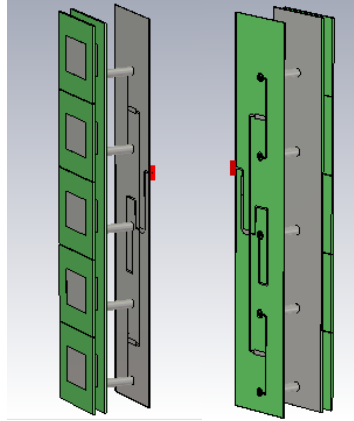


Figura 3-11: Antena fabricada durante el curso académico 2017/18

#### Respuesta del coeficiente de adaptación

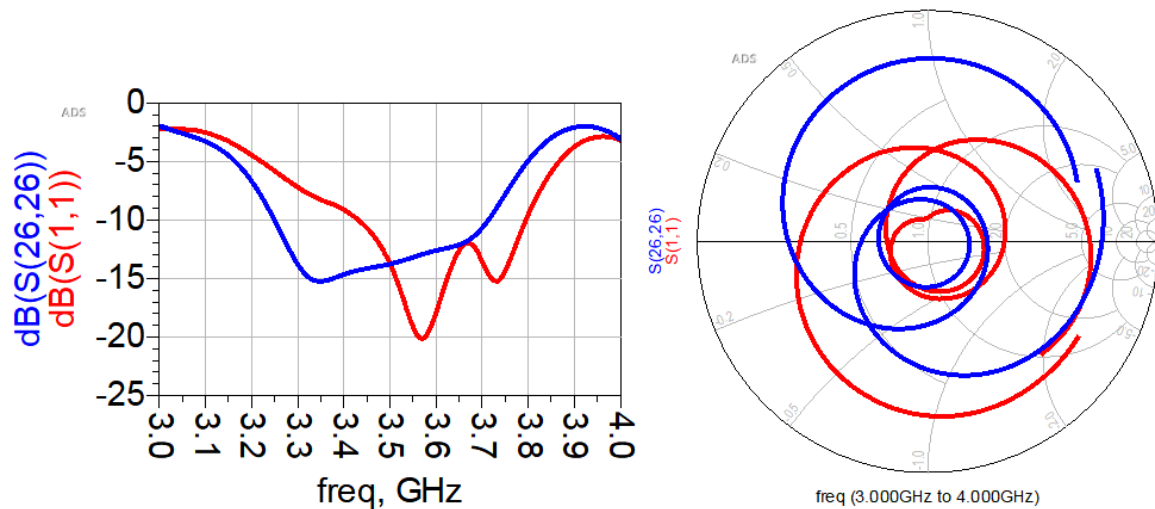
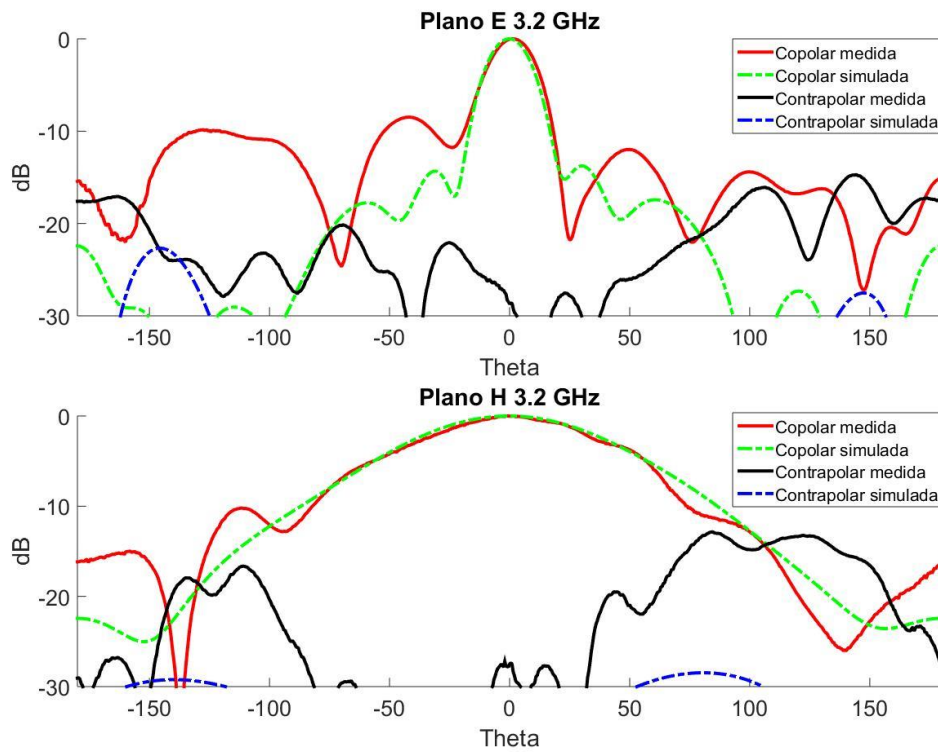


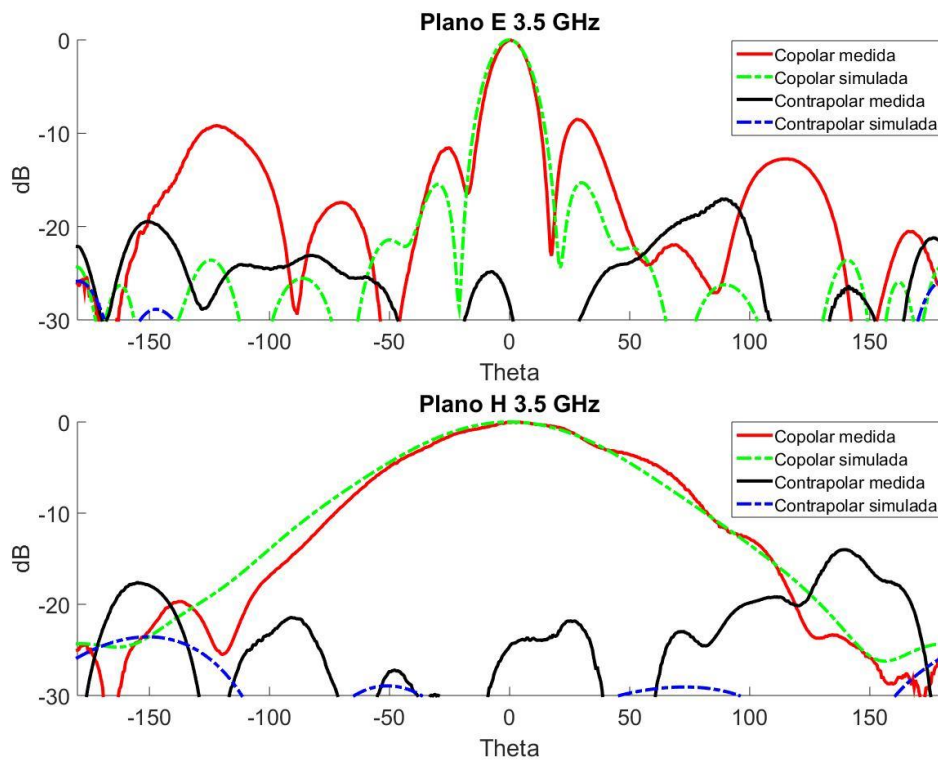
Figura 3-12 Respuesta del coeficiente de adaptación simulada (azul) y medida (rojo) de la antena fabricada durante el curso académico 2017/18

Vemos que la respuesta del coeficiente de adaptación medida de la antena es similar a la simulada. En carta de Smith se puede observar el mismo efecto de rotación sobre el centro al no haber incluido el conector en la simulación.

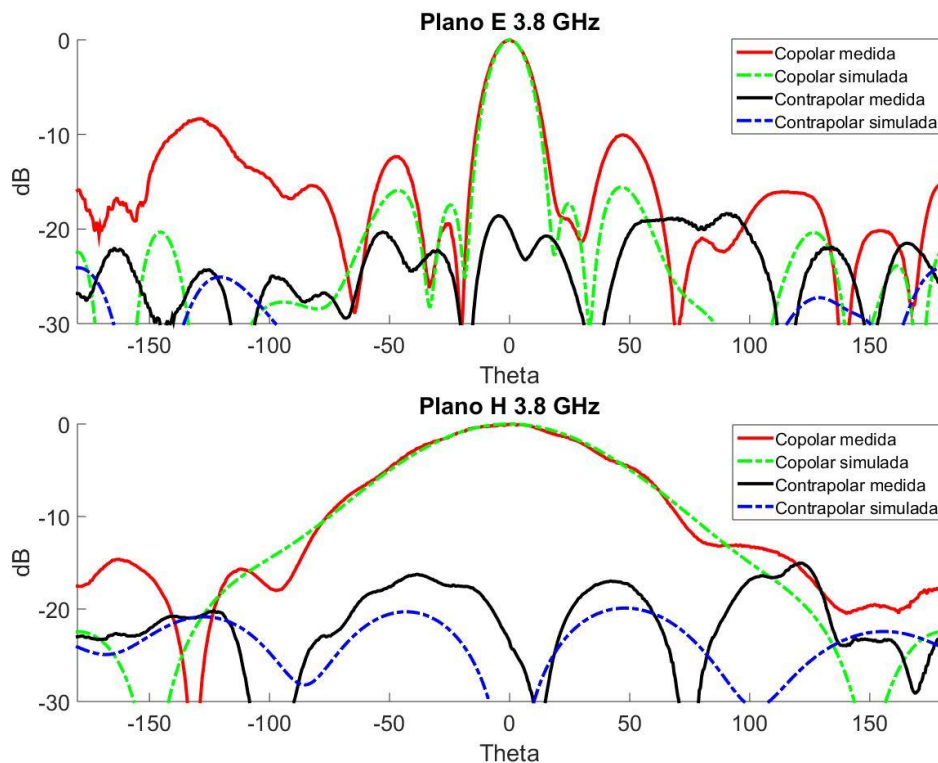
### Diagramas de radiación



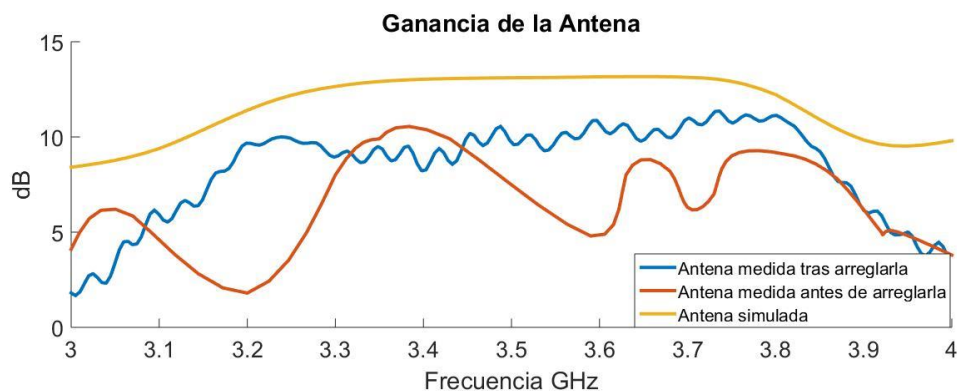
**Figura 3-13: Diagrama de radiación a 3.2 GHz en Plano E (arriba) y plano H (abajo) de la antena fabricada durante el curso académico 2017/18**



**Figura 3-14: Diagrama de radiación a 3.5 GHz simulado (arriba) y medido (abajo) de la antena fabricada durante el curso académico 2017/18**



**Figura 3-15: Diagrama de radiación a 3.8 GHz simulado (arriba) y medido (abajo) de la antena fabricada durante el curso académico 2017/18**



**Figura 3-16: Ganancia de la antena tras arreglarla vs ganancia de la antena cuando no funcionaba correctamente<sup>0</sup> vs ganancia simulada**

Se puede observar como el mal contacto entre los planos de masa de la antena estropeaba por completo el comportamiento de ésta.

### 3.3 Conclusiones

Tras determinar el motivo del malfuncionamiento de la antena original y caracterizar su comportamiento se decidió que, si bien el comportamiento de la misma era correcto, se podían mejorar las prestaciones tanto de los parches como de la red de alimentación. Además, como el objetivo era integrar cinco desfasadores digitales en la red de alimentación, esta requería un rediseño obligatorio ya que no contaba con tramos de  $50\Omega$  que lo permitieran.

## 4 Estudio de un array con polarización dual

### 4.1 Array de parches con polarización dual

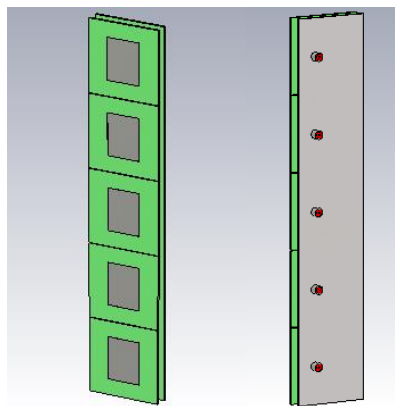
Se contempla el diseño de un array en un futuro con polarización dual a  $\pm 45^\circ$  para incluir diversidad de polarización propia de las antenas de estación base celular. Para realizar este diseño se emplearía un parche cuadrado, circular o incluso uno en forma de cruz con dos vías de excitación distintas. Debido a que en 5G se pretende aumentar en gran medida la calidad de servicio, la implantación de esta tecnología sería muy interesante.

La polarización dual permite enviar información mediante dos señales ortogonales que idealmente no se distorsionan entre sí. Este hecho permite enviar información redundante para asegurar una correcta recepción y transmisión de datos, así como utilizar únicamente una de las polarizaciones en caso de detectar muchas interferencias en la otra. A este proceso se le llama ganancia por diversidad.

Debido a la escasez de tiempo para llevar a cabo este diseño se hizo un estudio para acotar el comportamiento de un array de estas características. Ya disponíamos de un array con polarización vertical ( $90^\circ$ ), que es la peor posible de cara a acoplos y a comportamiento. Por este motivo se realizaron dos diseños simples de arrays con polarización horizontal ( $0^\circ$ ) al ser esta la mejor situación posible. Sabemos que un array con polarización dual a  $\pm 45^\circ$  presentará un comportamiento intermedio.

### 4.2 Primer estudio

La primera propuesta fue rotar los parches caracterizados durante el apartado anterior  $90^\circ$ . Esto se debe a que tenían una buena respuesta del coeficiente de adaptación, así como un ancho de banda considerable. Además de tener una radiación trasera muy reducida.

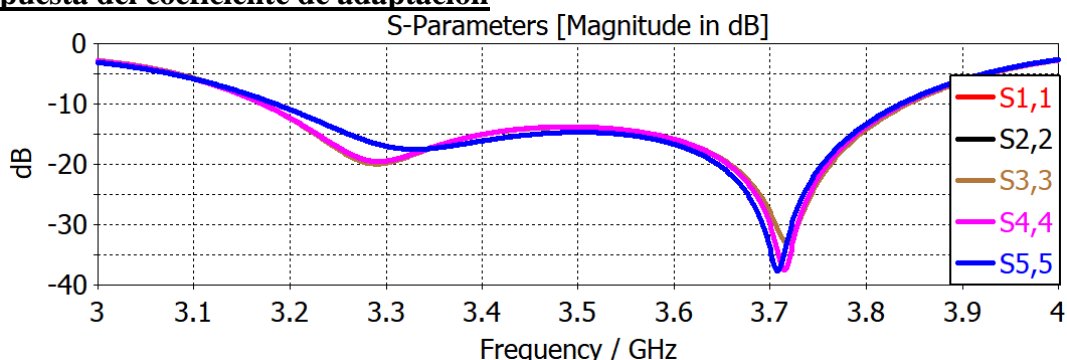


**Figura 4-1: Primer estudio sobre un array de parches con polarización horizontal**

En un principio esta rotación no debería modificar en gran medida el comportamiento de los parches. Sin embargo, la respuesta del coeficiente de adaptación se estropeó ligeramente y la radiación trasera aumentó en gran medida. El aumento de radiación trasera da lugar a una pérdida de la directividad de la antena.

Por otro lado sí que se consiguieron reducir notablemente los acoplos entre parches.

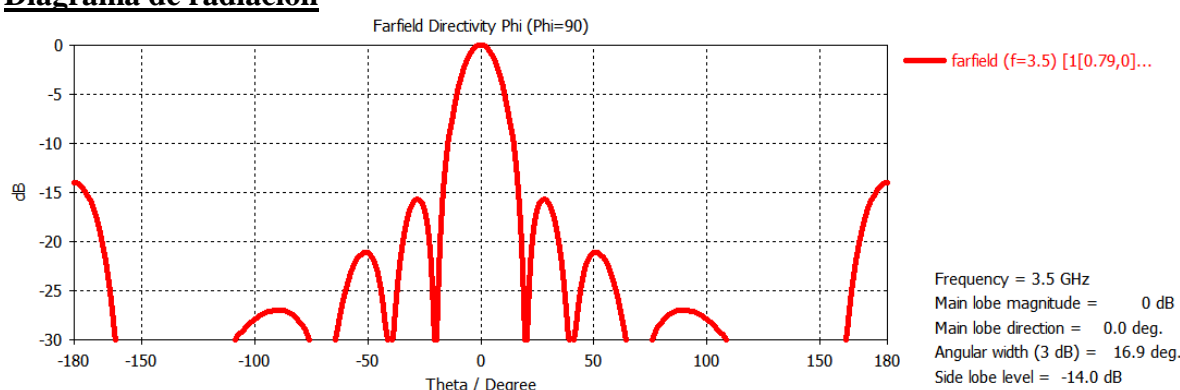
### Respuesta del coeficiente de adaptación



**Figura 4-2: Respuesta del coeficiente de adaptación del array diseñado durante el primer estudio sobre polarización horizontal**

Se ha producido un ligero aumento del ancho de banda fruto de una leve separación de las dos resonancias del parche. Por este motivo a la frecuencia central ha disminuido la adaptación sensiblemente.

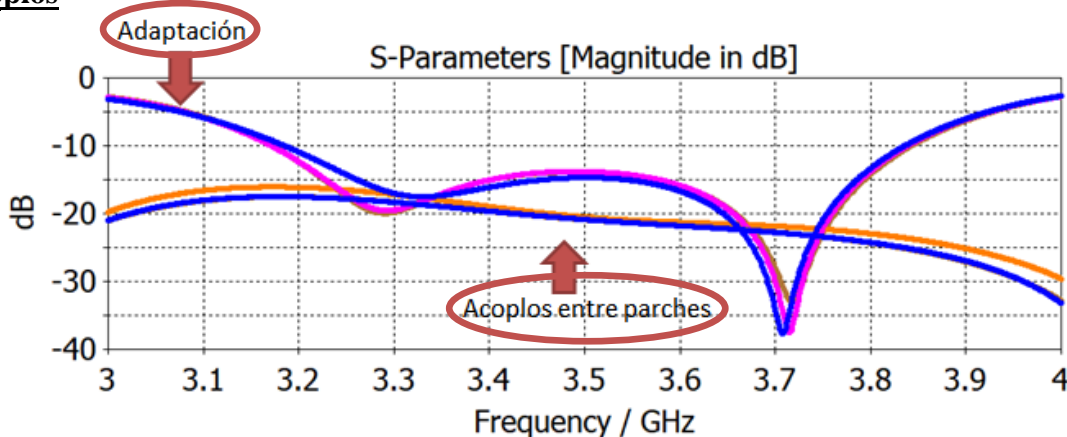
### Diagrama de radiación



**Figura 4-3: Diagrama de radiación Plano H del array diseñado durante el primer estudio sobre polarización horizontal**

Se observa un aumento de la radiación trasera del parche. Se piensa que es debida a que la relación entre el parche y el plano de masa se ha visto alterada por la rotación.

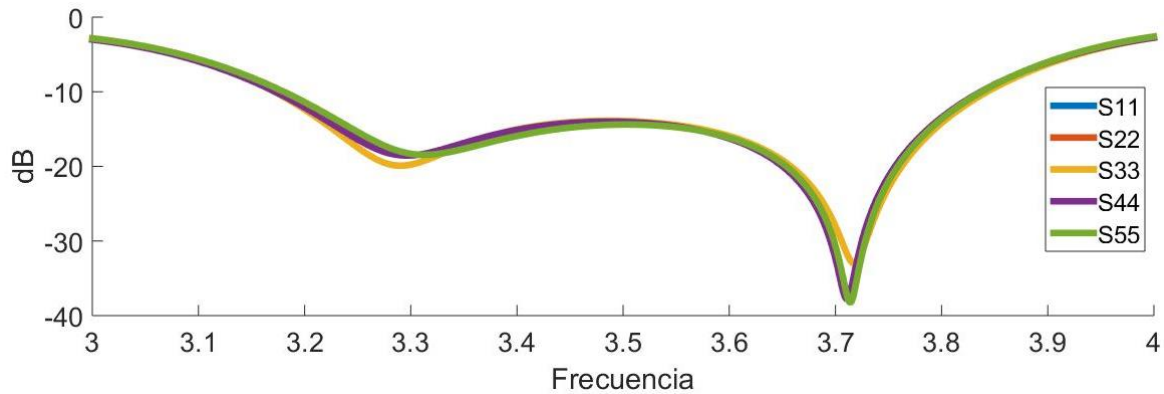
### Acoplos



**Figura 4-4: Acoplos entre parches del array diseñado durante el primer estudio sobre polarización horizontal**

Se aprecia mejoría respecto al array con polarización vertical. Puede parecer que esta no es demasiado notable. Sin embargo, hay que tener en cuenta que cuando los acoplos son tan elevados, una mejoría de 5 dB aproximadamente es algo muy a tener en cuenta.

### **Adaptación activa**

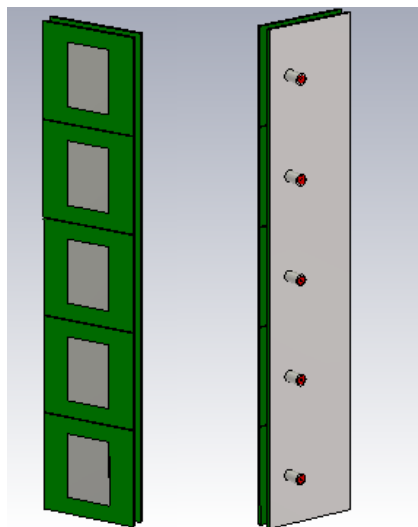


**Figura 4-5: Adaptación activa del array diseñado durante el primer estudio sobre polarización horizontal**

Se decidió calcular la adaptación activa del array para poder prever el comportamiento de la antena y como influirían los acoplos en este. Se puede observar en el diagrama que estos efectos no serían demasiado notables.

### **4.3 Segundo estudio**

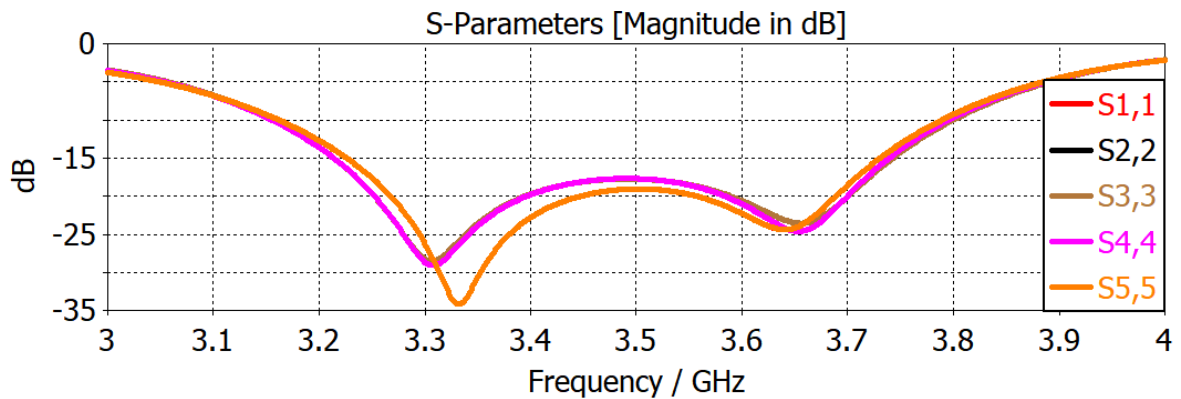
La segunda propuesta consistió en diseñar un array de parches nuevo con el objetivo de mejorar la respuesta del coeficiente de adaptación de la primera propuesta y reducir la radiación trasera de la misma.



**Figura 4-6: Segundo estudio sobre un array de parches con polarización horizontal**



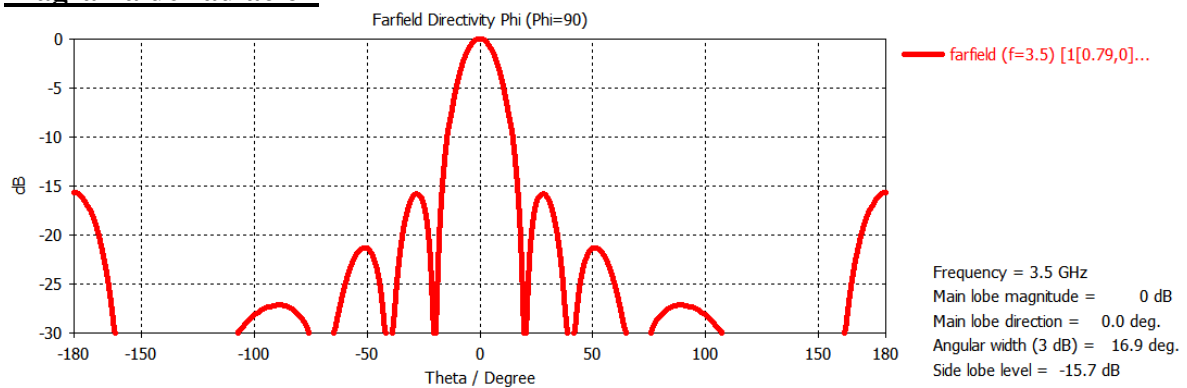
### Respuesta del coeficiente de adaptación



**Figura 4-7: Respuesta del coeficiente de adaptación del array diseñado durante el segundo estudio sobre polarización horizontal**

No se consiguió aumentar el ancho de banda del parche. Sin embargo, la adaptación a la frecuencia central sí que mejoró.

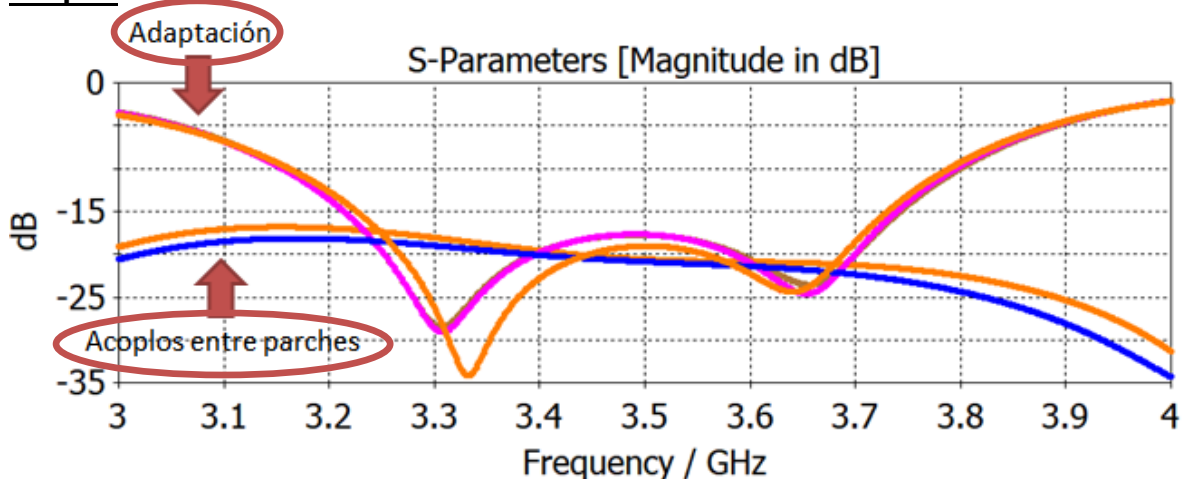
### Diagrama de radiación



**Figura 4-8: Diagrama de radiación Plano H del array diseñado durante el primer estudio sobre polarización horizontal**

Se observa una ligera reducción de la reducción trasera del array.

### Acoplos

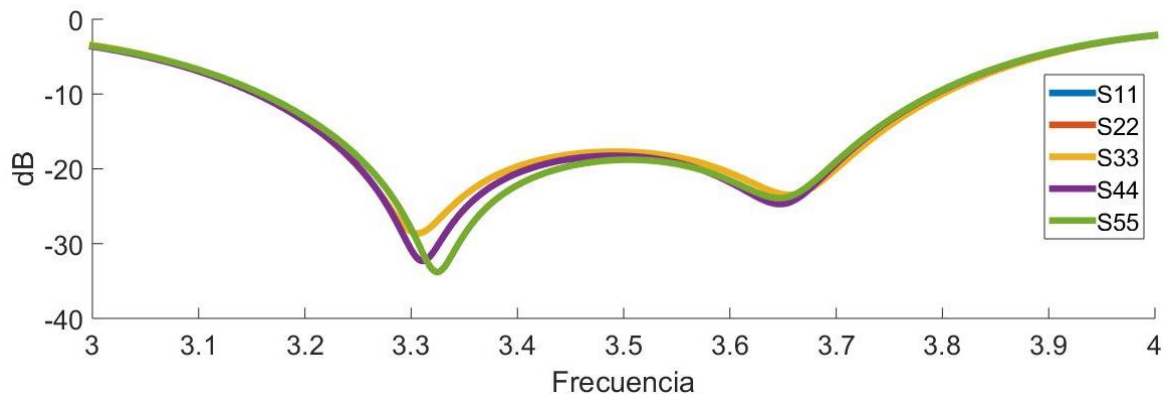


**Figura 4-9: Acoplos entre parches del array diseñado durante el primer estudio sobre polarización horizontal**



Los resultados son muy similares a los obtenidos durante el primer estudio.

### **Adaptación activa**



**Figura 4-10: Adaptación activa del array diseñado durante el primer estudio sobre polarización horizontal**

Se decidió calcular la adaptación activa del array para poder prever el comportamiento de la antenna y como influirían los acoplos en este. Se puede observar en el diagrama que estos efectos no serían demasiado notables.

## **4.4 Conclusiones**

Como hemos visto, es posible mejorar el comportamiento del array. Se debatió si sustituir el array con polarización vertical por una de estas dos propuestas para continuar con el diseño de la antenna. Sin embargo, se decidió continuar trabajando con el array que ya estaba fabricado debido a los siguientes motivos.

- Falta de tiempo para desarrollar bien las propuestas. Aunque se aprecia una mejoría respecto al array construido esta no es demasiado notable. Sería conveniente dedicar más tiempo a la optimización de estos arrays ya que podría derivar en un gran aumento del rendimiento de la antenna.
- La disposición de las vías para que conectan la red de alimentación con el array de parches complicarían en gran medida el diseño y ubicación de las líneas de corriente continua necesarias para el circuito de control de los desfases digitales.



## 5 Testeo y caracterización de desfasadores

Para realizar este paso me he basado en un PFC realizado durante el curso académico 2014/15<sup>0</sup>, en el que se caracterizó el comportamiento de los dos modos de funcionamiento de un desfasador digital de la misma marca que el que se ha usado en este TFG. La única diferencia entre ambos es la frecuencia a la que operan 3.5 GHz en mi caso. A pesar de esto ambos dispositivos tenían la misma huella, por lo que “reciclándola” se ha ahorrado tiempo.

Debido a las características de la red de alimentación y sobre todo a su topología, se decidió utilizar el modo de funcionamiento en serie de estos dispositivos, permitiendo conectarlos entre ellos y reduciendo notablemente el número de líneas de control necesarias para su gestión. En vez de utilizar seis pines individuales para el control de cada desfasador, este modo permite utilizar solo tres de ellos siendo dos de ellos comunes a todos los dispositivos empleados.

### 5.1 PCB con un desfasador

Antes de pensar en integrar los desfasadores a la red de alimentación, se decidió generar un PCB sencillo con dos pistas de longitud  $\lambda/2$ . Una de ellas contenía uno de estos dispositivos y la otra es una pista de calibración. La caracterización de este circuito permitiría analizar las pérdidas adicionales introducidas a la red de alimentación por el desfasador.

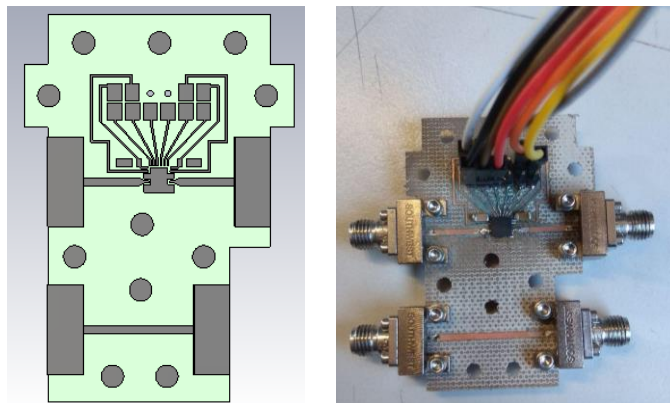
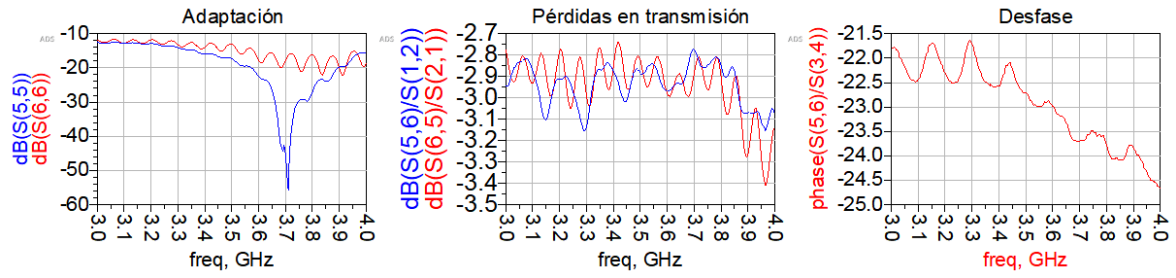


Figura 5-1: PCB de prueba con un desfasador digital

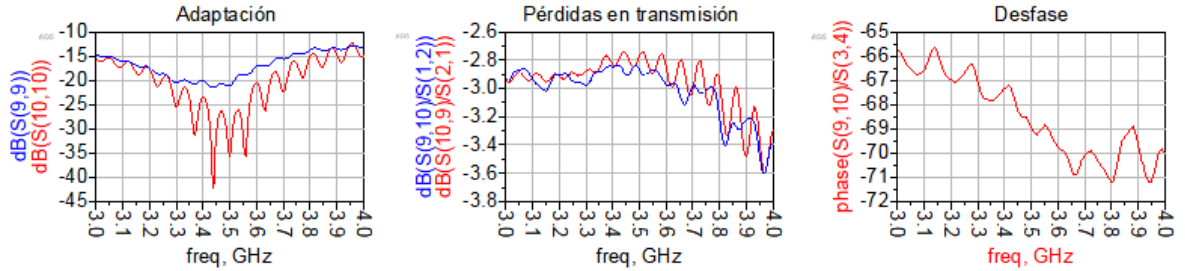
Para el control de estos dispositivos se ha decidido emplear una placa de desarrollo de hardware “*Arduino mega 2560*”. Se decidió emplear este modelo por mi familiaridad previa con él, así como por la fácil integración que permitía del protocolo SPI.

A continuación se van a poner unos ejemplos del comportamiento del dispositivo, todas las gráficas de la columna desfase han sido referenciados al primer estado del desfasador ( $0^\circ$ ), por lo que cuanto mayor es este mayor es el error acumulado. Por otra parte, las pérdidas en transmisión son los parámetros de transmisión del desfasador referenciados a los de la pista de calibración.

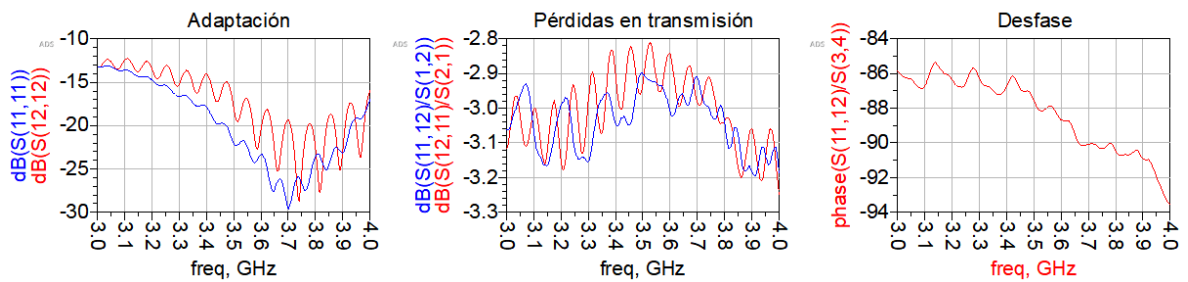
- Desfase de  $-22.5^\circ$



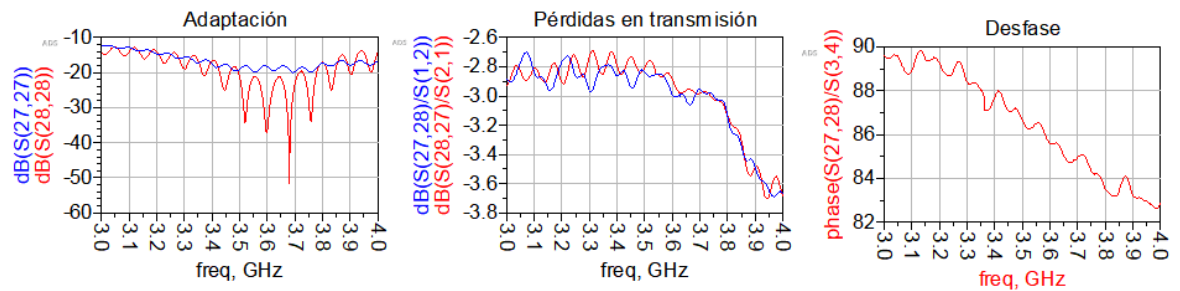
- Desfase de  $-67.5^\circ$



- Desfase de  $-90^\circ$



- Desfase de  $-270^\circ (+90^\circ)$



- Desfase de  $-337.5^\circ (+22.5^\circ)$

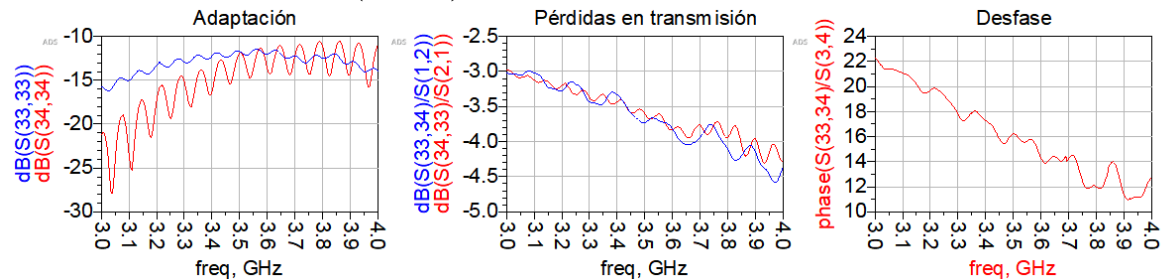
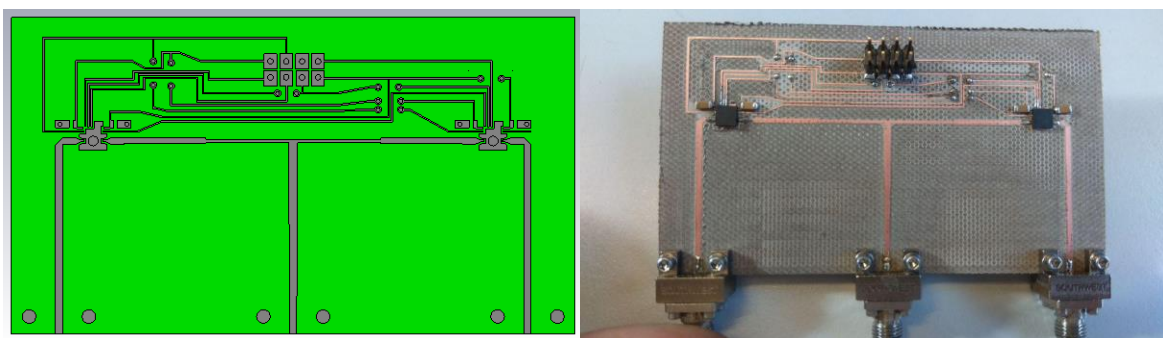


Figura 5-2: Ejemplos de comportamiento de un desfasador en varios de los estados posibles.

Se observa que, en transmisión, las pérdidas introducidas por el dispositivo son relativamente estables hasta 3.7-3.8 GHz aproximadamente. Esto se debe a que la banda de trabajo del desfasador va de 2.3 a 3.8 GHz. A pesar de esto, el ancho de banda del array de parches termina también en 3.8 GHz aproximadamente, por lo que este efecto no debería ser problemático.

## 5.2 PCB con dos desfasadores

Antes de diseñar la red de alimentación con conformada de cinco desfasadores se decide realizar un segundo PCB de prueba. Este se compone de una estructura tipo “T” formada por dos líneas de salida y una de entrada. Se decidió utilizar esta estructura porque la red de alimentación objetivo contendrá dos estructuras de este estilo en las que habrá desfasadores soldados.



**Figura 5-3: PCB de prueba con dos desfasadores digitales**

En este diseño se pretendían conseguir dos objetivos. El primero de ellos era la detección de errores al controlar varios dispositivos a la vez. El segundo y más importante era probar la selección de estados del dispositivo. Como se ha observado en el testeo del PCB con un desfasador, los diferentes estados producen distintas pérdidas. Dado que la red de alimentación que se planea implementar tiene un taper de -2dB totales, este efecto indeseado lo podría echar a perder. Por ese motivo, si se desea genera un desfase de  $45^\circ$  por ejemplo, habría que encontrar los dos estados separados por  $45^\circ$  ( $22.5^\circ$  y  $67.5^\circ$ ,  $180^\circ$  y  $225^\circ$ , etc.) que tuvieran un mayor parecido en transmisión.

Esta prueba finalmente no pudo realizarse debido a que el PCB nunca llegó a funcionar. Después de hacer pruebas se determinó que la causa era un cortocircuito en la soldadura del desfasador izquierdo. Actualmente el circuito se encuentra desmontado, se ha hecho una limpieza a las pistas y se intentará volver a soldar y mostrar los resultados en la defensa de este TFG.



## 6 Diseño de la red de alimentación

Se ha de diseñar una red de alimentación de cinco salidas. En todas las líneas se decide usar dos transformadores en  $\lambda/4$  para asegurar un mayor ancho de banda. Todas las líneas de la red comienzan con un tramo de pista de  $50\Omega$  de longitud suficiente como para poder sustituir parte de él por la huella de un desfasador digital. El diseño de cada tramo de la red se ha realizado de la siguiente manera:

1. Se hace un diseño preliminar en ADS debido a la velocidad y eficiencia que provee.
2. Se traslada el diseño de ADS a CST para su optimización. Esto es necesario debido a que ADS no tiene en cuenta muchos efectos electromagnéticos y supone un escenario ideal (supone un plano de masa infinito, no tiene en cuenta acoplos entre líneas, etc.)

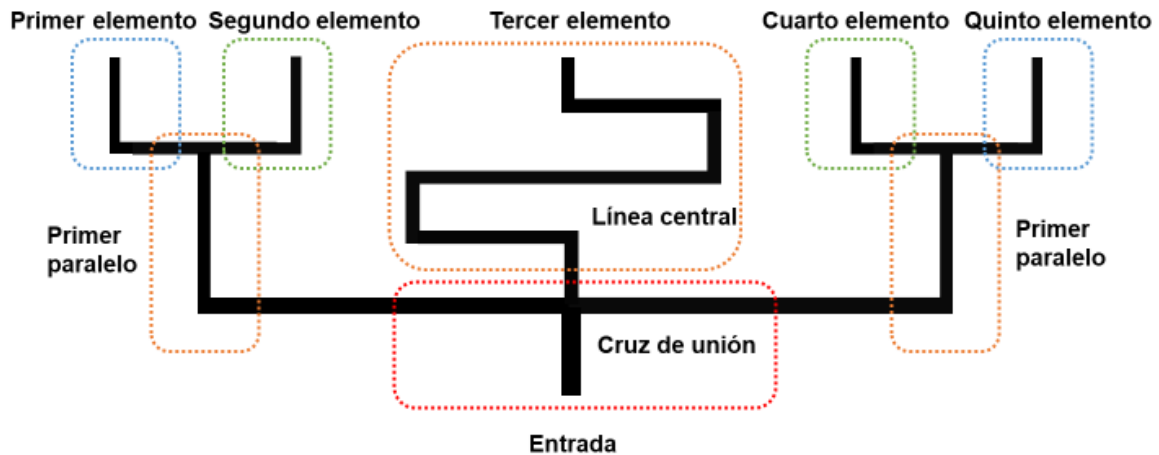


Figura 6-1: Esquema de una red de alimentación de cinco salidas

### 6.1 Transición conector-red de alimentación

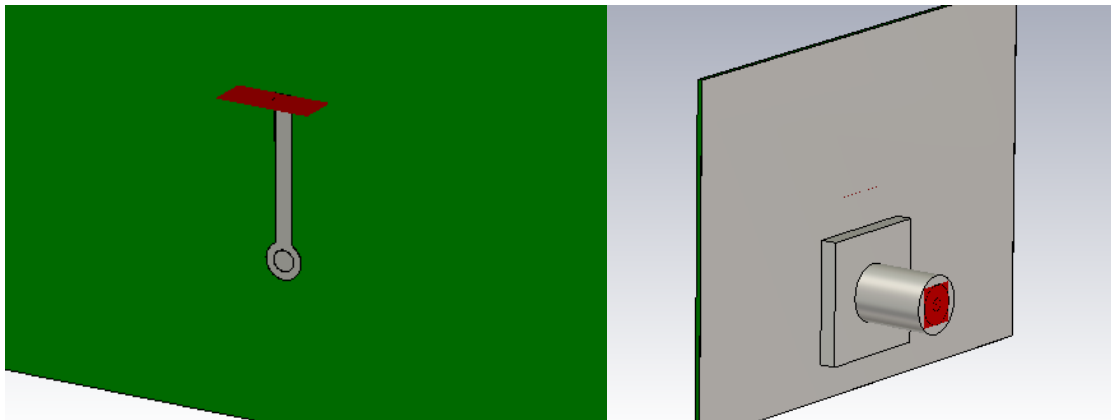


Figura 6-2: Transición entre el conector y la red de alimentación

En primer lugar se diseña una transición entre la red de alimentación y el conector que mantenga una buena adaptación. Para ello se modifican el diámetro de la oreja en la que terminarán las salidas de la red y el diámetro del vaciado del plano de masa por el que atravesará el alma del conector. La adaptación conseguida es la siguiente:

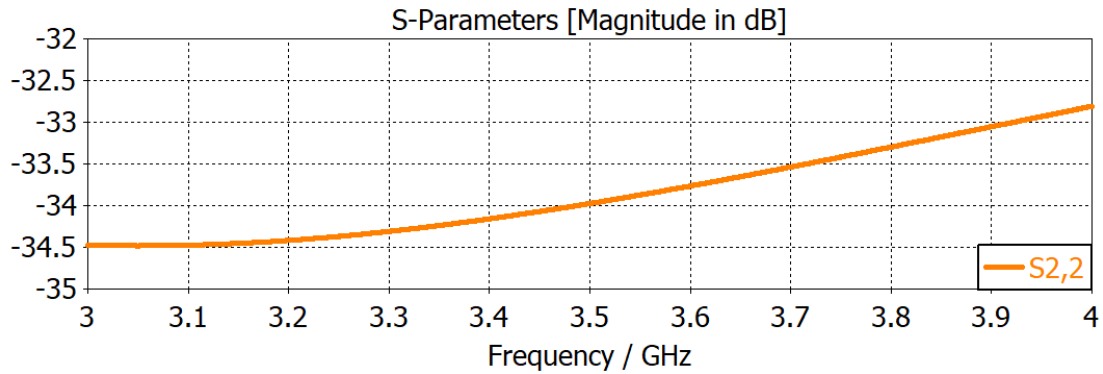


Figura 6-3: Respuesta del coeficiente de adaptación entre el conector y la red de alimentación

## 6.2 Líneas 1 y 2

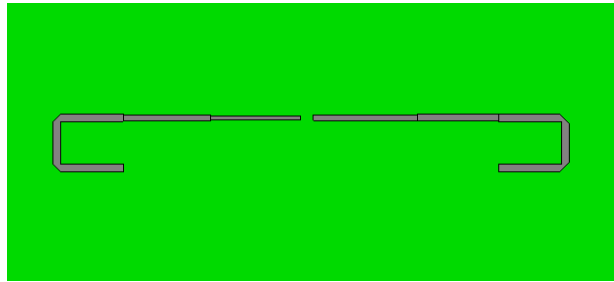


Figura 6-4: Líneas 1 (izquierda) y 2 (derecha) de la red de alimentación

Para comenzar este diseño se comienza por las ramas 1 y 2 de la red. Se ha elegido esta topología para permitir más tarde una fácil integración de los desfasadores.

Se determina que la impedancia vista de la línea 1 sean  $85\Omega$ . Se busca una impedancia alta para conseguir que las líneas de la red sean lo más estrechas posible y así evitar radiaciones espúreas y reducir los acoplos. Para asegurar el reparto de potencia se calcula el valor de la impedancia vista de la línea 2 a partir de la impedancia elegida para la línea 1, el resultado es  $67.5179\Omega$ .

### Respuesta del coeficiente de adaptación

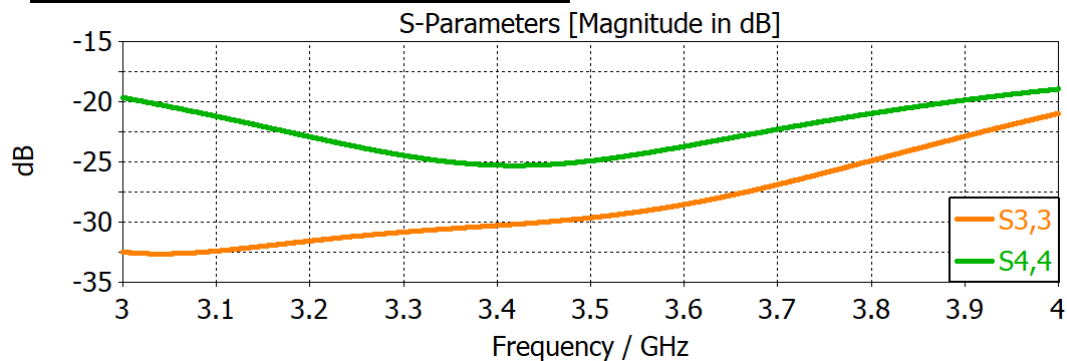


Figura 6-5: Respuesta del coeficiente de adaptación de las líneas 1 (naranja) y 2(verde)



### 6.3 Primer paralelo

Se exporta el archivo “.S2P” correspondiente a la simulación de CST mostrada en la figura 6-5 a ADS para proceder al diseño de la línea que une las salidas de los elementos 1 y 2 para así partir de la respuesta que acabamos de obtener. Previamente se había elegido una impedancia vista para la línea 3 de  $100\Omega$ , de esta manera, la impedancia objetivo para el primer paralelo serían  $70.161378\ \Omega$ , con esto aseguraríamos un correcto reparto de potencia.

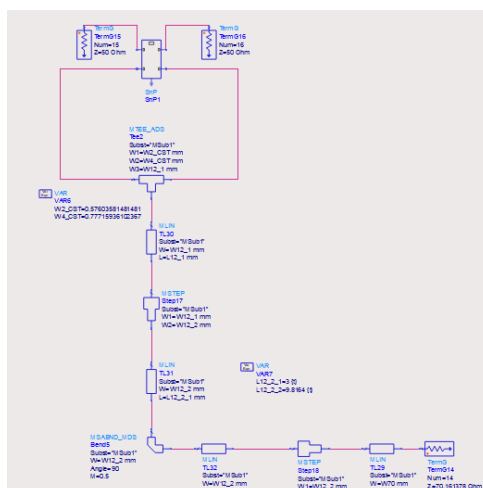


Figura 6-6: Diseño preliminar del primer paralelo en ADS a partir del fichero exportado “.S2P”

Una vez realizado el diseño preeliminar regresamos a CST para la optimización.

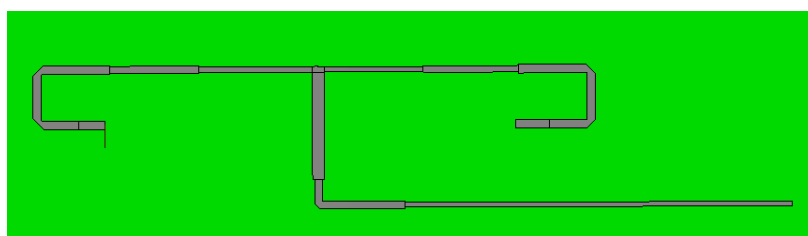


Figura 6-7: Primer paralelo de la red de alimentación

#### Respuesta del coeficiente de adaptación

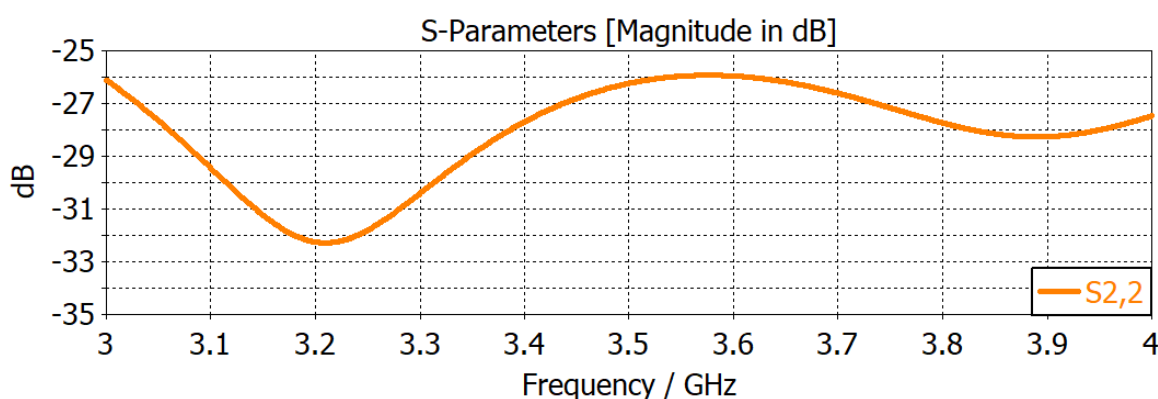


Figura 6-8: Respuesta del coeficiente de adaptación del primer paralelo

## 6.4 Línea central

Para la línea central se ha utilizado la topología mostrada en la figura 6-9 para evitar lo máximo posible los acoplos entre líneas.

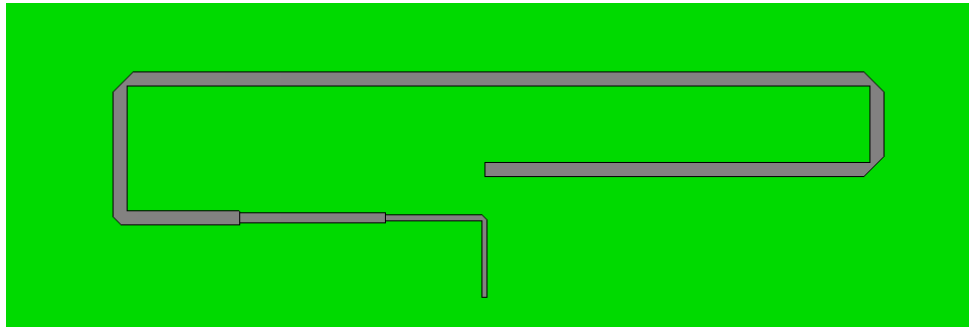


Figura 6-9: Línea central de la red de alimentación

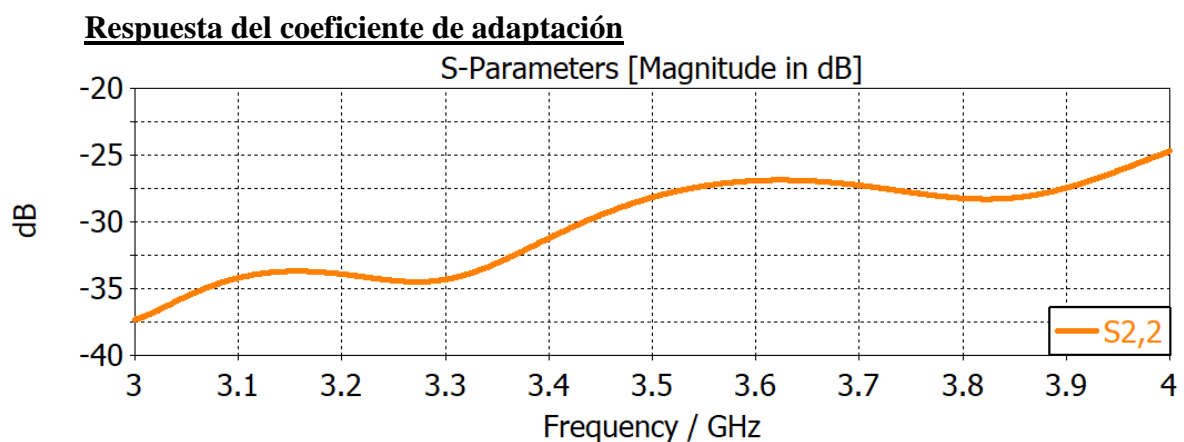


Figura 6-10: Respuesta del coeficiente de adaptación de la línea central

## 6.5 Entrada

Se realiza una simulación con las líneas 1, 2, 3, 4 y 5 (las líneas 4 y 5, así como su paralelo son un “*mirror*” de las líneas 1 y 2 y su comportamiento es prácticamente idéntico).

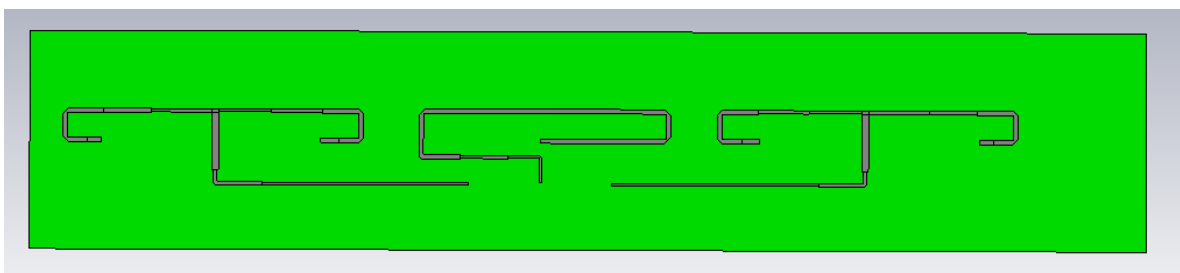
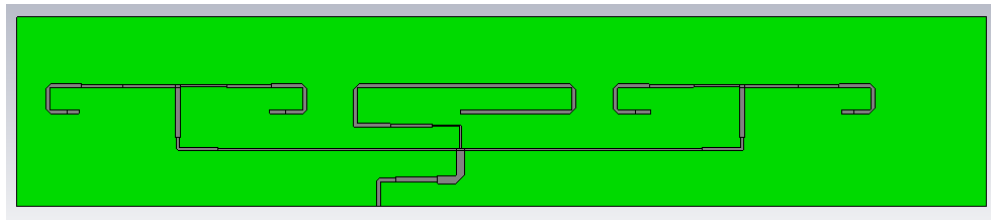


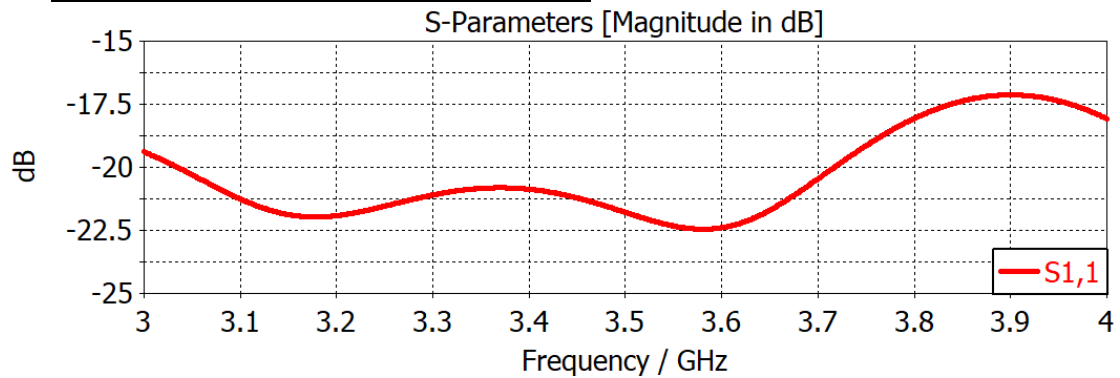
Figura 6-11: Simulación de las líneas 1, 2, 3, 4 y 5 para la obtención de un archivo “.S8P”

Tras la realización de esta simulación se exporta el archivo “.S8P” resultante a ADS y se realiza un diseño inicial de la entrada de la red. Una vez realizado volvemos a CST para su optimización.



**Figura 6-12: Red de alimentación completa**

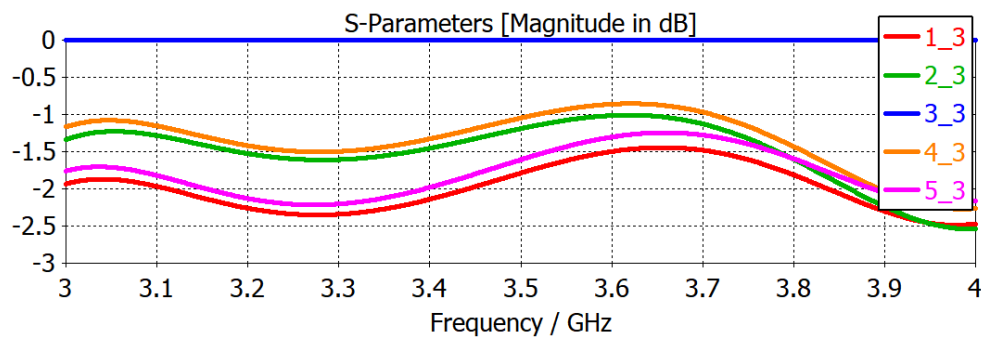
### Respuesta del coeficiente de adaptación



**Figura 6-13: Respuesta del coeficiente de adaptación de la red de alimentación completa**

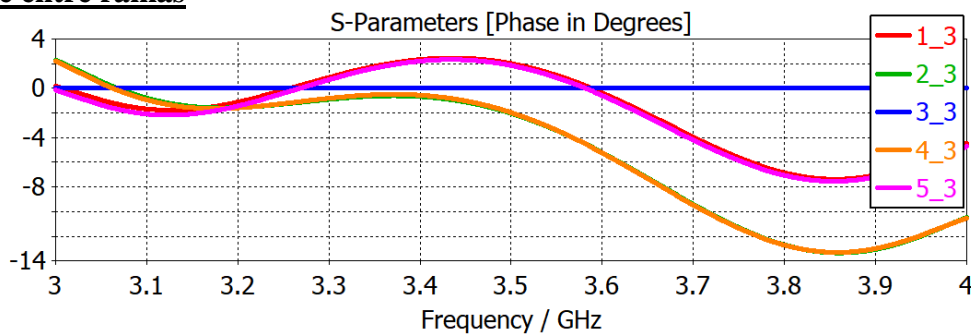
Tras finalizar el diseño de la red comprobamos los coeficientes de alimentación obtenidos así como el desfase entre las líneas de salida. Para ello se han referenciado todas las medidas a la línea 3.

### Coefficientes de alimentación



**Figura 6-14: Coeficientes de alimentación de la red referenciados a la línea central**

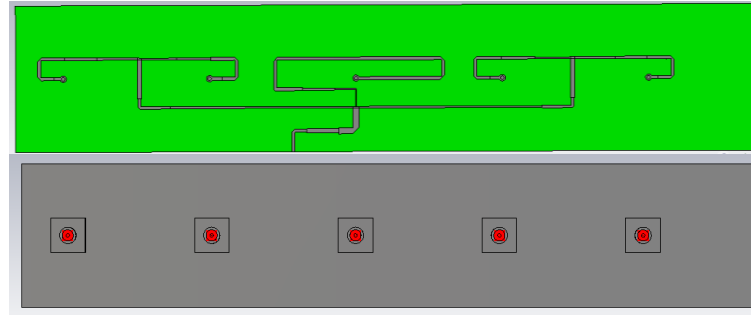
### Desfase entre ramas



**Figura 6-15: Diferencia de fase entre las líneas de la red referenciados a la línea central**

Se observa que sí que se han obtenido los resultados deseados. Por lo que mediante esta red conseguiríamos un array broadside con un taper de -2dB totales (-2 dB, -1 dB, 0 dB, -1 dB, -2 dB).

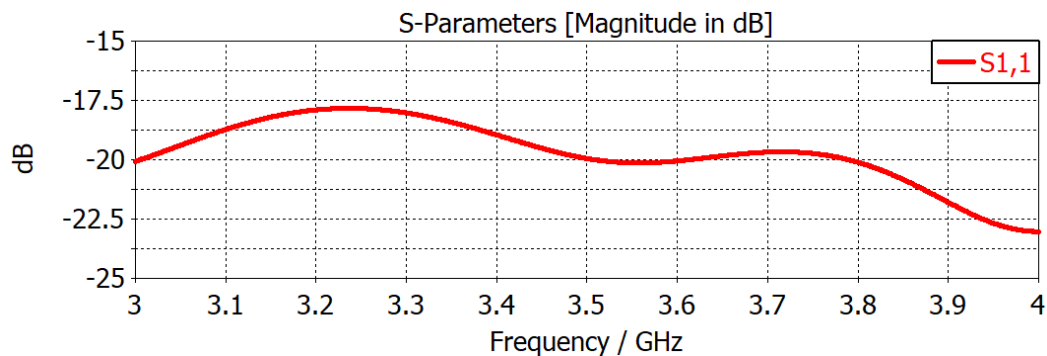
## 6.6 Adición de los conectores de entrada



**Figura 6-16: Red de alimentación con conectores anverso (arriba) y reverso (abajo)**

Por último añadimos los conectores que permitirían la conexión de la red de alimentación con el array de parches mediante transiciones hembra-hembra.

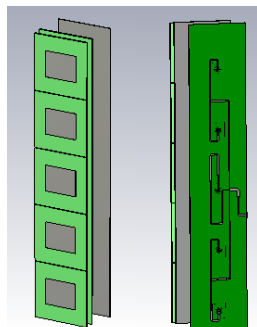
La respuesta obtenida se estropea ligeramente debido a que al añadir un tramo de una cierta longitud la respuesta en carta de Smith gira sobre el centro de coordenadas.



**Figura 6-17: Respuesta del coeficiente de adaptación de la red de alimentación con conectores**

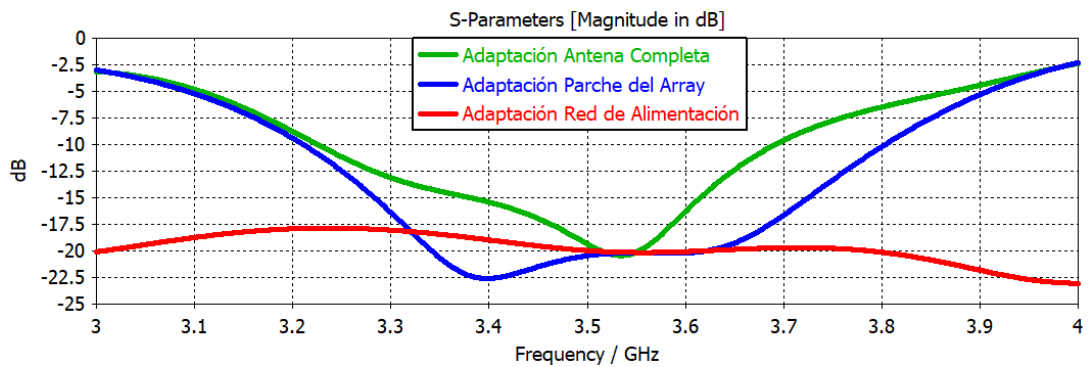
## 6.7 Testeo con el array de parches fabricado

Tas finalizar el diseño de la red, se simula el comportamiento que tendría la red de alimentación diseñada con el array de parches fabricado durante el curso académico 2017/18.



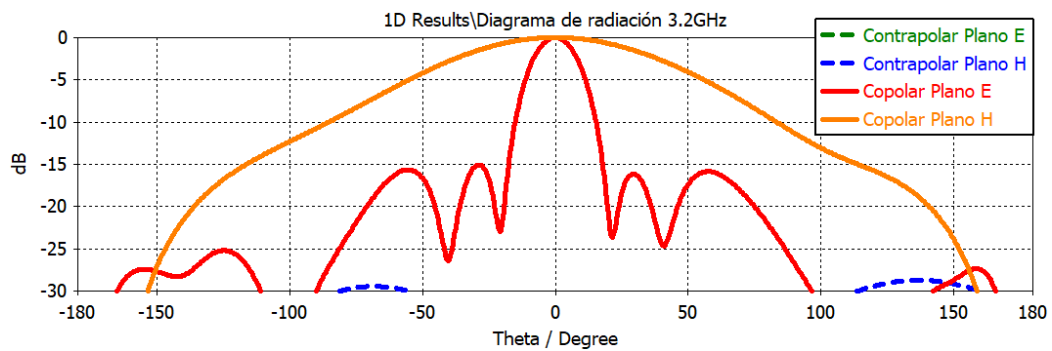
**Figura 6-18: Array de parches fabricado durante el curso académico 2017/18 y red de alimentación diseñada**

### Respuesta del coeficiente de adaptación

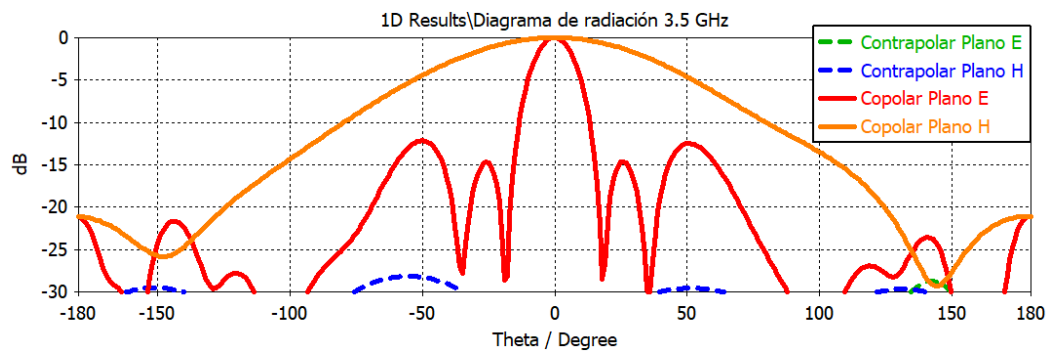


**Figura 6-19: Respuesta del coeficiente de adaptación de la antena completa vs red de alimentación vs parche central del array**

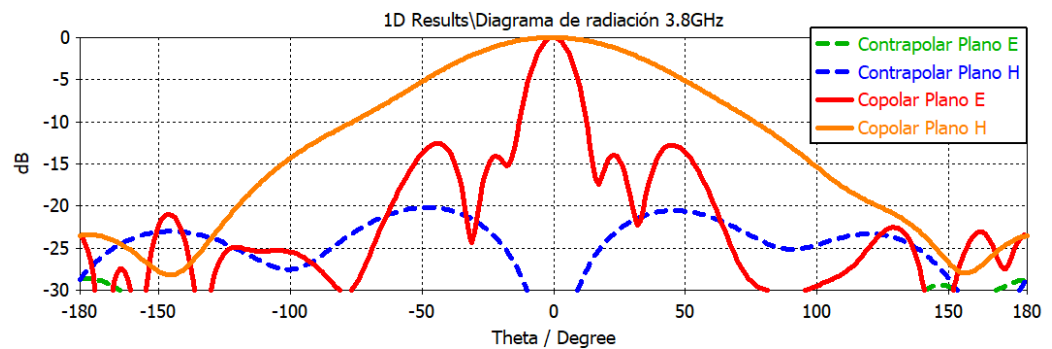
### Diagramas de radiación



**Figura 6-20: Diagrama de radiación a 3.2 GHz**



**Figura 6-21: Diagrama de radiación a 3.5 GHz**



**Figura 6-22: Diagrama de radiación a 3.8 GHz**



## 7 Integración de los desfases en la red

Una vez simulado el comportamiento de la red de alimentación se realiza una simulación en ADS del conjunto formado por la red y los desfases. Para ello se utilizan las medidas realizadas durante el apartado 5.1.

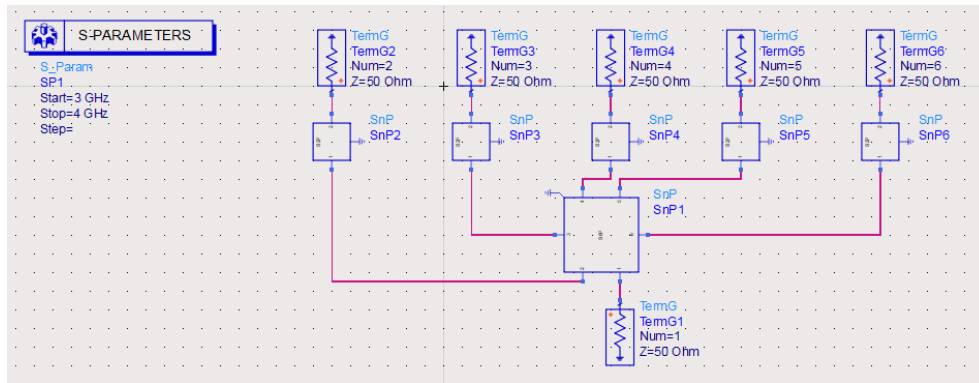


Figura 7-1: Esquemático de la integración del conjunto en ADS

De esta simulación se obtienen los coeficientes de alimentación y el desfase entre elementos que se generaría. Conociendo estos valores podemos utilizar la función “Combine Results” de CST para estimar el efecto que tendrían sobre el array de parches.

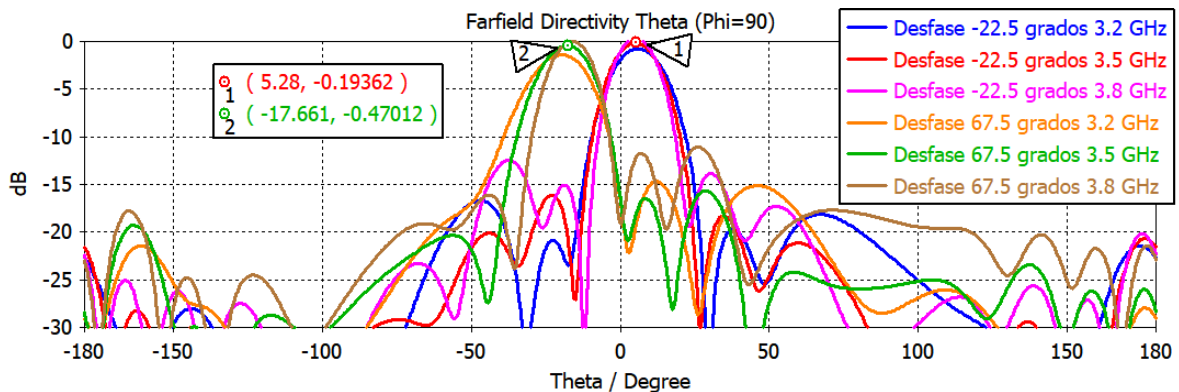


Figura 7-2: Diagrama de radiación de la antena generando un desfase de  $-22.5^\circ$  y de  $67.5^\circ$

Tras realizar este estudio se ha determinado que los saltos de  $22.5^\circ$  que permiten los desfases aumentan o disminuyen el desapuntamiento de la antena en  $5^\circ$  aproximadamente.

- Un desfase progresivo de  $-22.5^\circ$  generaría un desapuntamiento de  $5^\circ$ .
- Un desfase progresivo de  $-45^\circ$  generaría un desapuntamiento de  $10^\circ$ .
- Un desfase progresivo de  $+22.5^\circ$  generaría un desapuntamiento de  $-5^\circ$ .

Podemos afirmar que mediante la utilización de estos dispositivos la antena diseñada sería capaz de barrer el plano E con una precisión de  $\pm 2.5^\circ$ . Esta precisión es suficiente para ser empleada en una estación base de altas prestaciones.





## **8 Conclusiones y trabajo futuro**

---

### **8.1 Conclusiones**

En este TFG se han estudiado diferentes mejoras para dotar a una antena conformada octogonal de las características necesarias para convertirla en una propuesta competitiva para ser una estación base para comunicaciones 5G en interiores.

Se partió de un prototipo de array que no funcionaba correctamente y había que determinar sus causas. Tras completar este paso se ha observado a través de distintos estudios que la inclusión de polarización dual y apuntamiento electrónico a este array serían factibles y beneficiosos para este proyecto.

En este TFG se han sentado las bases para estas mejoras a través de la realización de simulaciones y pruebas que han arrojado resultados positivos. Sin embargo, debido a la naturaleza de este trabajo no se ha podido llegar hasta el punto de fabricar y medir estos estudios.

La soldadura de un desfasador es compleja de realizar manualmente debido a su empaquetado. Por lo que realizar la de dos (apartado 5.2) o cinco (capítulo 7) en un circuito que obliga a que funcionen todos correctamente al estar condicionado por una conexión serie de los dispositivos es realmente difícil. Este hecho ha hecho imposible la fabricación de estos prototipos en el tiempo del que se disponía.

### **8.2 Trabajo futuro**

En primer lugar habría que rediseñar el array de parches, sustituyendo el elemento unitario por un parche con polarización dual a  $\pm 45^\circ$  y consiguiendo que estuviera bien optimizado. Tras realizar este diseño habría que fabricar y medir para observar su comportamiento.

En segundo lugar habría que detectar y corregir el error encontrado durante el apartado 5.2 en el PCB con dos desfasadores. Una vez encontrado y solucionado se estudiaría el comportamiento de estos dispositivos en detalle. Cuando estemos familiarizados con él habría que rediseñar la red de alimentación del array obtener un rendimiento óptimo del mismo. Una vez realizado este diseño también convendría construirlo y medirlo para asegurar su correcto funcionamiento.

Por último habría que fabricar 7 arrays más y sustituir cada uno de los 8 dobles parches apilados de la antena octogonal por uno de estos arrays. Esto nos dejaría con una antena con grandes prestaciones lista para ser analizada.



## Referencias

---

- [1] **Pablo Sánchez Olivares.** *“Electronically Tunable Conformal Array Antenna with omnidirectional and Beam Steering Capabilities for 5G applications in S-band.”* Escuela Politécnica Superior, Universidad Autónoma de Madrid. 2018
- [2] **Alejandro Corral Muñoz.** *“Array lineal de dobles parches apilados para antena conformada de comunicaciones WiMax”* Escuela Politécnica Superior, Universidad Autónoma de Madrid. 2018.
- [3] **José Luis Masa Campos.** *“Antenas lineales e impresas.”* Antenas y compatibilidad electromagnética. Escuela Politécnica Superior, Universidad Autónoma de Madrid.
- [4] [https://es.wikipedia.org/wiki/Serial\\_Peripheral\\_Interface#/media/Archivo:SPI\\_three\\_slaves.svg](https://es.wikipedia.org/wiki/Serial_Peripheral_Interface#/media/Archivo:SPI_three_slaves.svg)
- [5] **Adrián Cobos de la Cruz.** *“Integración de desfasadores digitales en un array lineal de parches sobre guía de onda para comunicaciones por satélite DBS.”* Escuela Politécnica Superior, Universidad Autónoma de Madrid. 2015.

## **Glosario**

---

**TFG:** Trabajo de Fin de Grado

**RFCAS:** grupo RFCAS (Radio-Frecuencia: Circuitos, Antenas y Sistemas)

**CST:** Computer Simulation Technology

**ADS:** Advance design Technology

**EPS:** Escuela Politécnica Superior

**PCB:** Printed Circuit Board

## Anexos

### A Adaptaciones parciales de la red de alimentación representadas en carta de Smith

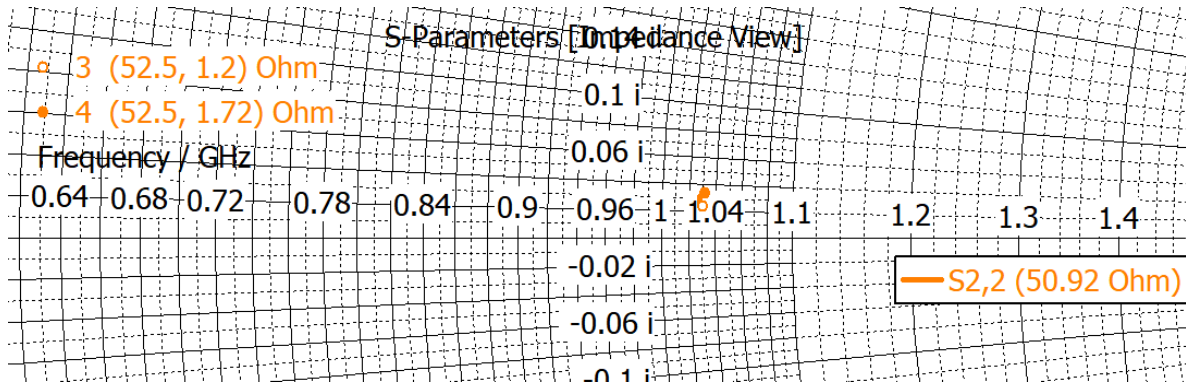


Figura A-1: Respuesta del coeficiente de adaptación entre el conector y la red

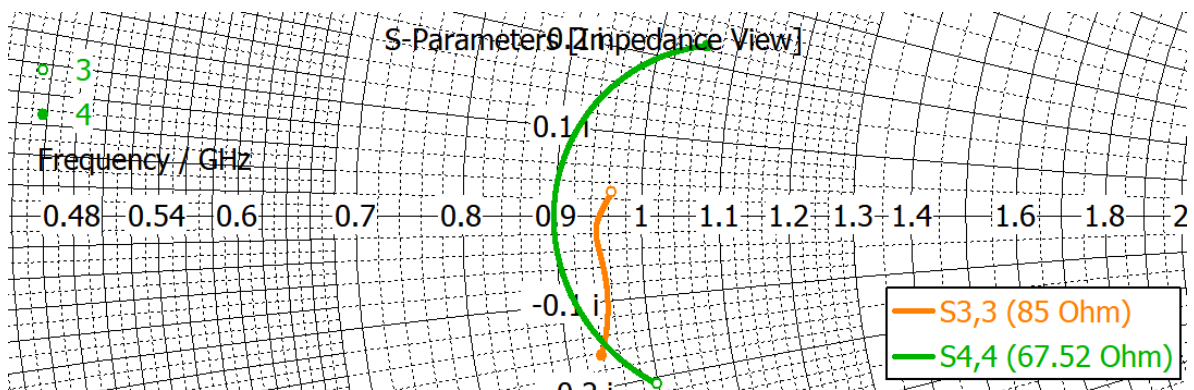


Figura A-2: Respuesta del coeficiente de adaptación de las líneas 1 (naranja) y 2(verde)

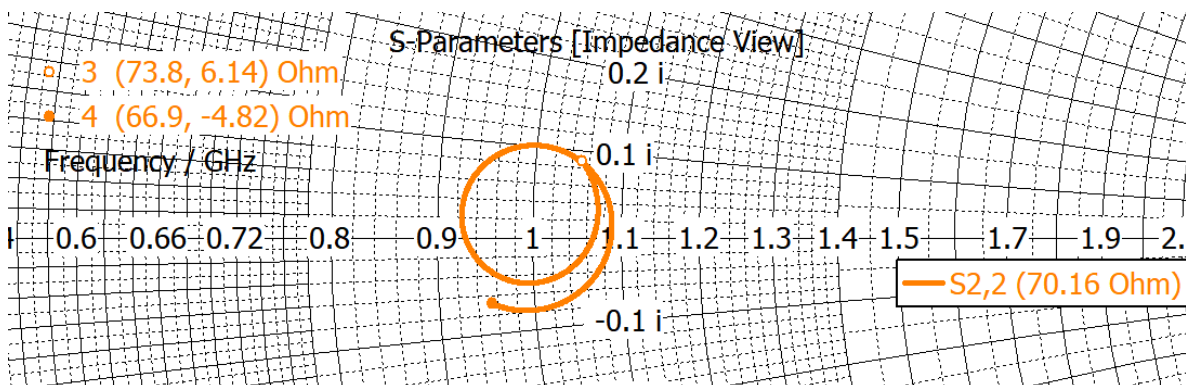
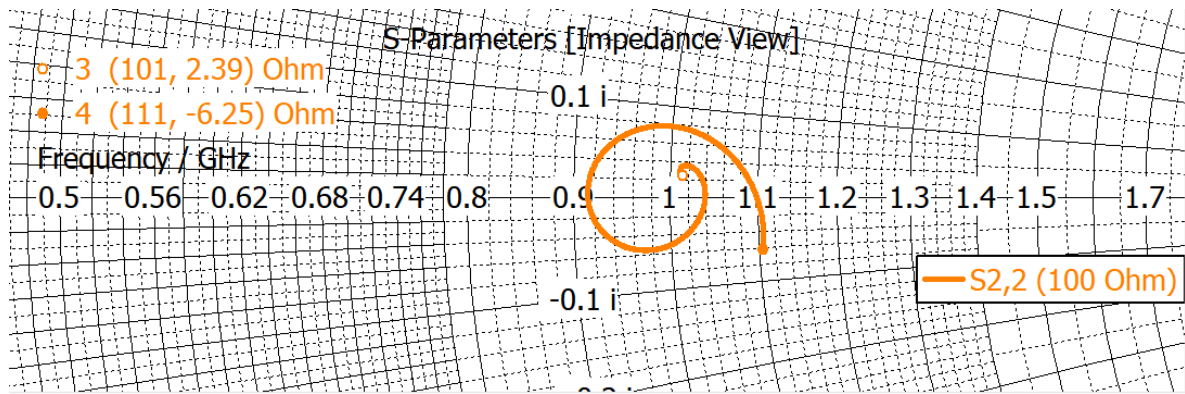
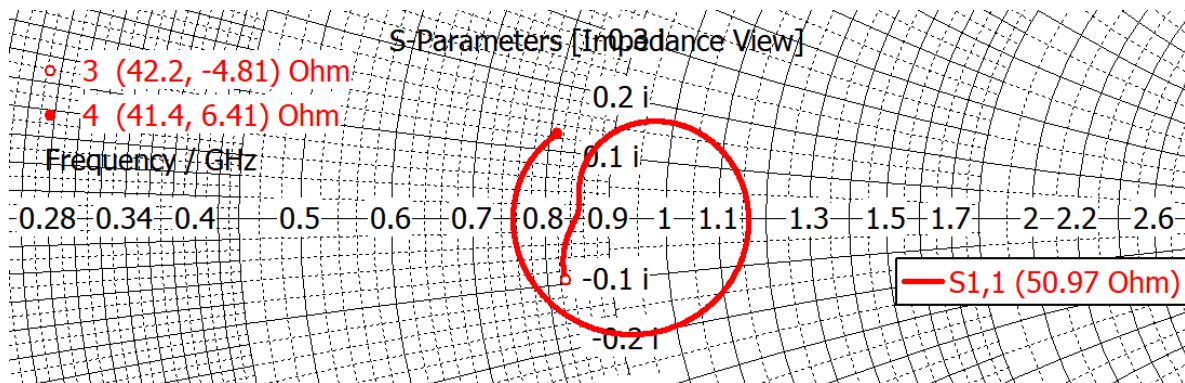


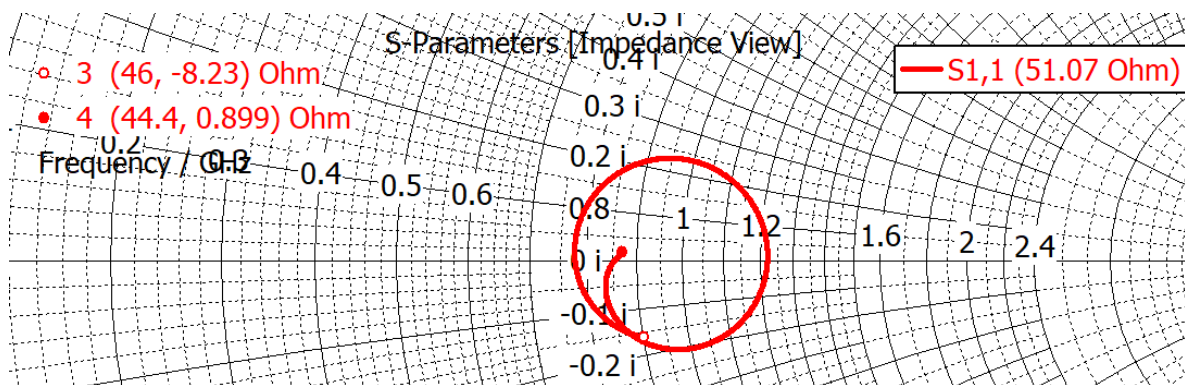
Figura A-3: Respuesta del coeficiente de adaptación del primer paralelo



**Figura A-4: Respuesta del coeficiente de adaptación de la línea central**



**Figura A-5: Respuesta del coeficiente de adaptación de la red de alimentación completa**



**Figura A-6: Respuesta del coeficiente de adaptación de la red de alimentación con conectores**

## B Combinación de resultados en CST

Se obtienen los valores de los coeficientes de alimentación del array en módulo y fase desde la simulación en ADS

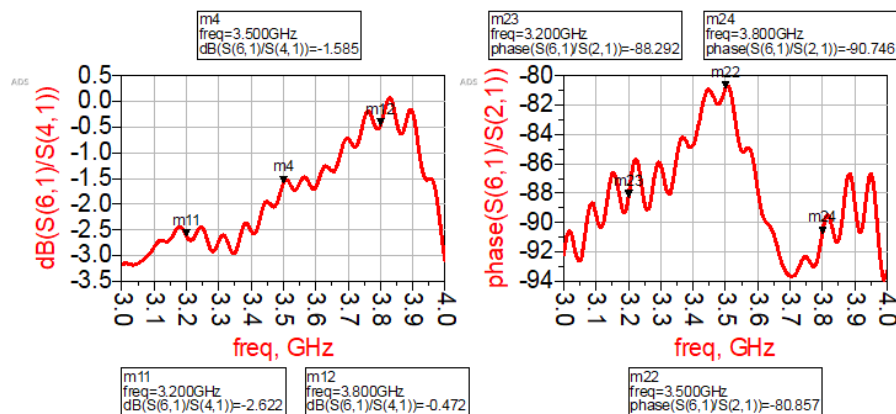


Figura B-1: Coeficientes de alimentación simulados en ADS

En el menú Post-Processing se escoge la opción combine results.

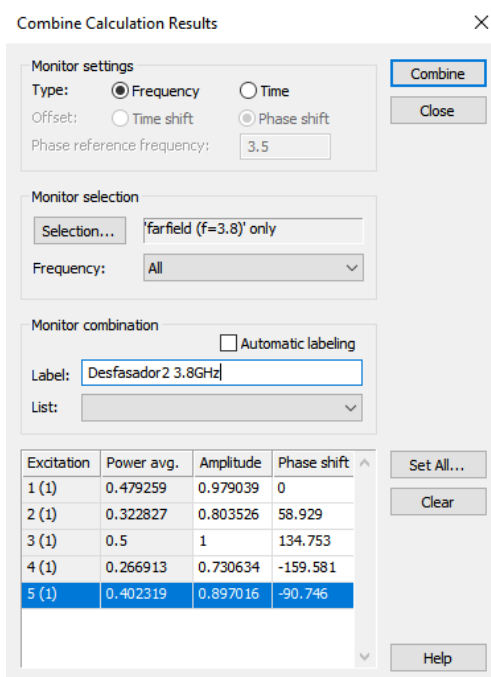
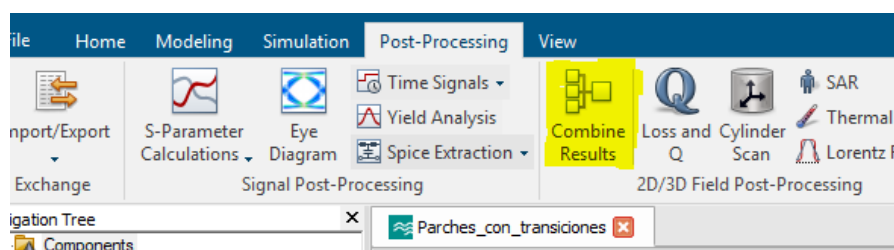


Figura B-2: Menú Combine Results de CST

En el menú que se abre se pone el módulo y la fase que alimentan a cada elemento. De esta forma podemos calcular como sería el diagrama de radiación de ese array si estuviera conectado a una red de alimentación que le proporcionara esos valores.



# MAPS-010144



**Digital Phase Shifter**  
**4-Bit, 2.3 - 3.8 GHz**

Rev. V3

## Features

- 4 Bit Digital Phase Shifter
- 360° Coverage with LSB = 22.5°
- Integrated CMOS Driver
- Serial or Parallel Control
- Low DC Power Consumption
- Minimal Attenuation Variation over Phase Shift Range
- 50  $\Omega$  Impedance
- EAR99
- Lead-Free 4 mm 24-Lead PQFN Package
- RoHS\* Compliant

## Description

The MAPS-010144 is a GaAs pHEMT 4-bit digital phase shifter with an integrated CMOS driver in a 4 mm PQFN plastic surface mount package. Step size is 22.5° providing phase shift from 0° to 360° in 22.5° steps. This design has been optimized to minimize variation in attenuation over the phase shift range.

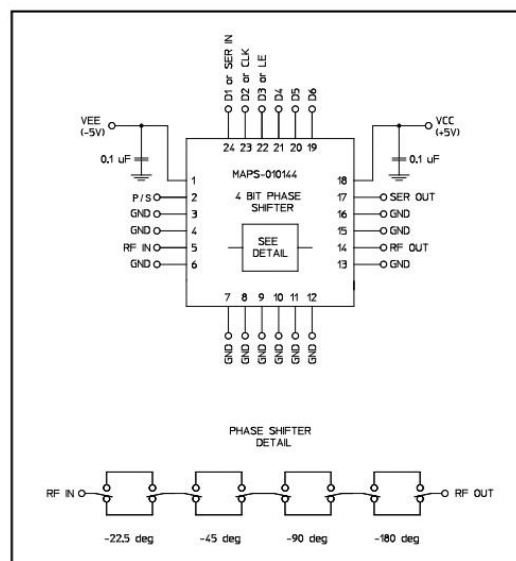
The MAPS-010144 is ideally suited for use where high phase accuracy with minimum loss variation over the phase shift range are required. The 4 mm PQFN package provides a smaller footprint than is typically available for a digital phase shifter with an internal driver. Typical applications include communications antennas and phased array radars.

## Ordering Information <sup>1</sup>

Part Number	Package
MAPS-010144-TR0500	500 piece reel
MAPS-010144-001SMB	Sample Test Board

1. Reference Application Note M513 for reel size information.

## Functional Schematic



## Pin Configuration <sup>2</sup>

Pin No.	Function	Pin No.	Function
1	VEE	13	GND
2	P/S	14	RF OUT
3	GND	15	GND
4	GND	16	GND
5	RF IN	17	SER OUT
6	GND	18	VCC
7	GND	19	D6
8	GND	20	D5
9	GND	21	D4
10	GND	22	D3 or LE
11	GND	23	D2 or CLK
12	GND	24	D1 or SER IN

2. The exposed pad centered on the package bottom must be connected to RF and DC ground.

\* Restrictions on Hazardous Substances, European Union Directive 2002/95/EC.

## Digital Phase Shifter 4-Bit, 2.3 - 3.8 GHz

Rev. V3

### Electrical Specifications:

Freq. = 2.3 - 3.8 GHz,  $T_A = 25^\circ\text{C}$ ,  $Z_0 = 50\ \Omega$ ,  $V_{CC} = +5.0\ \text{V}$ ,  $V_{EE} = -5.0\ \text{V}$

Parameter	Test Conditions	Units	Min.	Typ.	Max.
Operating Power <sup>3</sup>	2.3 - 3.8 GHz	dBm	—	—	+25
Insertion Loss (Any Phase State)	Any Phase State	dB	—	2.5	4.5
Attenuation Variation	Across All Phase States	dB	—	$\pm 0.5$	—
RMS Attenuation Error <sup>4</sup>	All Values Relative to Insertion Loss at Reference Phase	dB	—	0.35	—
RMS Phase Error <sup>4</sup>	All Values Relative to Reference Phase	deg	—	2.5	—
Phase Accuracy <sup>5</sup> Relative to Reference Loss State	22.5 Degree Bit	deg	—	$\pm 1.5$	—
	45 Degree Bit		—	$\pm 1.5$	—
	90 Degree Bit		—	$\pm 3$	—
	180 Degree Bit		—	$\pm 4$	—
	Sum of All Bits		—	$\pm 4$	—
VSWR	RF IN RF OUT	Ratio	— —	1.3:1 1.3:1	— —
1 dB Compression	Reference State	dBm	—	25	—
Input IP3	Two-tone inputs up to +5 dBm	dBm	—	47	—
$T_{RISE}$ , $T_{FALL}$	10% to 90% RF, 90% to 10% RF	ns	—	50	—
$V_{CC}$ $V_{EE}$	— —	V	3.0 -5.5	— -5.0	5.5 -3.0
$V_{IL}$ $V_{IH}$	LOW-level input voltage HIGH-level input voltage	V	0.0 $0.7 \times V_{CC}$	— —	$0.3 \times V_{CC}$ $V_{CC}$
$I_{IN}$ (Input Control Current)	$V_{IN} = V_{CC}$ or GND	$\mu\text{A}$	—	1	—
$V_{OH}$ $V_{OL}$	For serial out; $I_{OH} = -100\ \mu\text{A}$ For serial out; $I_{OL} = 100\ \mu\text{A}$	V	$V_{CC} - 0.2$ —	— —	— 0.2
$I_{CC}$ (Quiescent Supply Current)	$V_{ctrl} = V_{CC}$ or GND	$\mu\text{A}$	—	—	2
$I_{EE}$	$V_{EE}$ min to max $V_{in} = V_{IL}$ or $V_{IH}$	mA	-1.0	-0.1	—

3. Maximum operating power is the maximum power where the specifications are guaranteed.

4. RMS is calculated across all 15 amplitude or phase states relative to the amplitude or phase in the 0° phase state at a given frequency.

5. This phase shifter is guaranteed to have monotonic phase shift.

# MAPS-010144



## Digital Phase Shifter 4-Bit, 2.3 - 3.8 GHz

Rev. V3

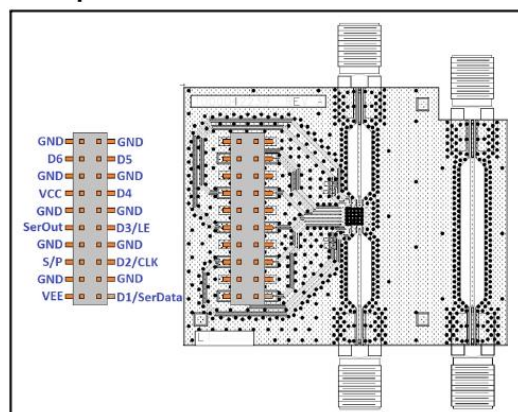
### Absolute Maximum Ratings <sup>6,7</sup>

Parameter	Absolute Maximum
Input Power 2.3 - 3.8 GHz	+27 dBm
V <sub>CC</sub>	-0.5V ≤ V <sub>CC</sub> ≤ +7.0V
V <sub>EE</sub>	-7.0V ≤ V <sub>EE</sub> ≤ +0.5V
D1-D4, P/S, LE, CLK or SER IN	-0.5V ≤ V <sub>IN</sub> ≤ V <sub>CC</sub> + 0.5V
SER OUT	-0.5V ≤ V <sub>OUT</sub> ≤ V <sub>CC</sub> + 0.5V
Operating Temperature	-40°C to +85°C
Storage Temperature	-65°C to +150°C

6. Exceeding any one or combination of these limits may cause permanent damage to this device.

7. M/A-COM Technology Solutions does not recommend sustained operation near these survivability limits.

### Sample Board Header Pin Labels



### Handling Procedures

Please observe the following precautions to avoid damage:

### Static Sensitivity

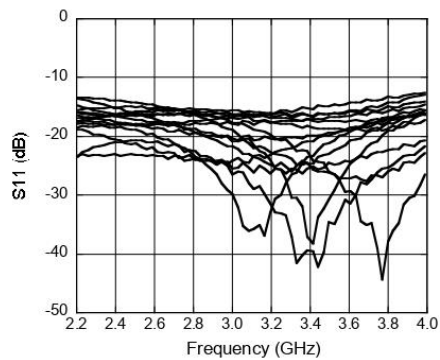
Gallium Arsenide and Silicon Integrated Circuits are sensitive to electrostatic discharge (ESD) and can be damaged by static electricity. Proper ESD control techniques should be used when handling these devices.

## Digital Phase Shifter 4-Bit, 2.3 - 3.8 GHz

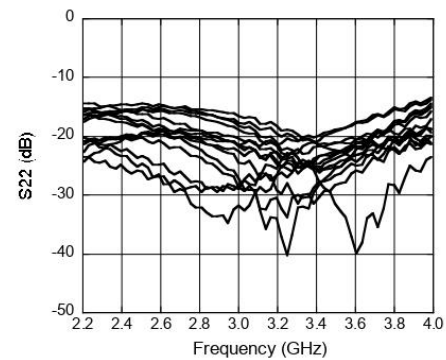
Rev. V3

### Typical Performance Curves

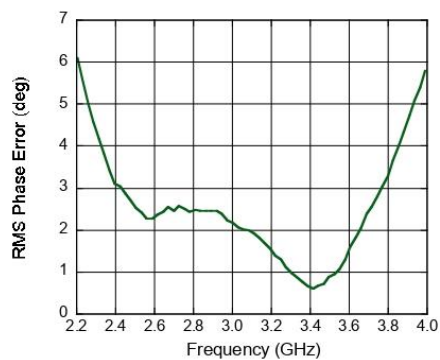
**$RF_{IN}$  Return Loss vs. Frequency (All States)**



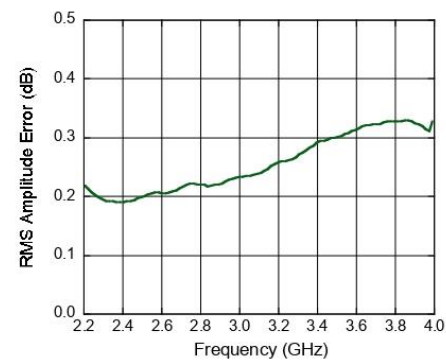
**$RF_{OUT}$  Return Loss vs. Frequency (All States)**



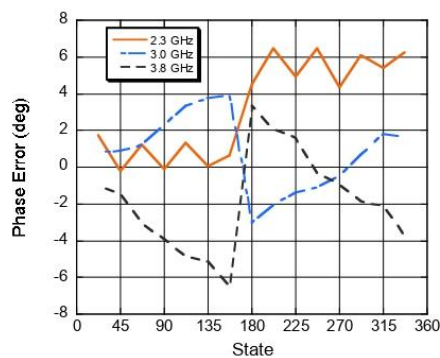
**Mean RMS Phase Error vs. Frequency**



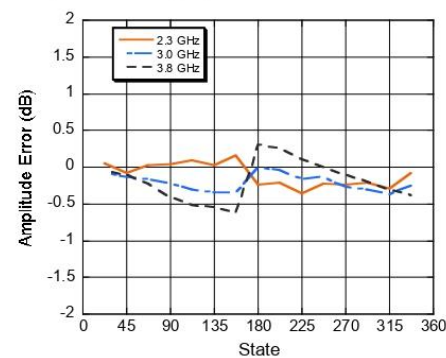
**Mean RMS Amplitude Error vs. Frequency**



**Phase Error (degrees) vs. State**

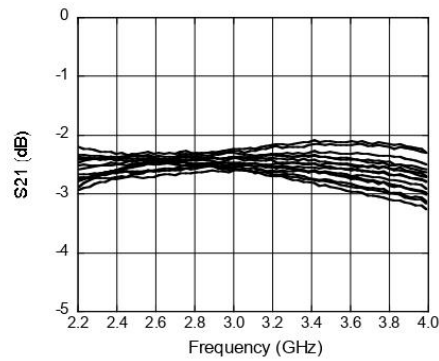


**Amplitude Error (dB) vs. State**

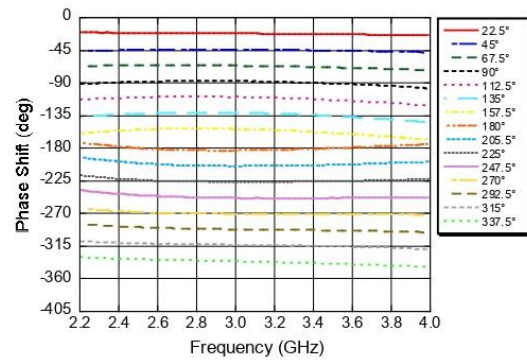


## Typical Performance Curves

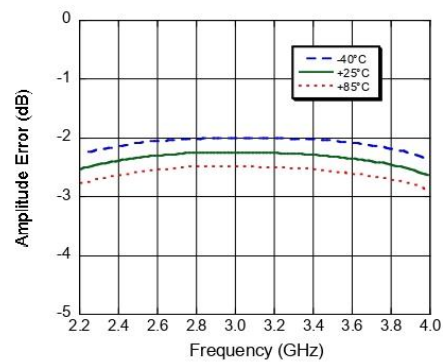
**Amplitude Variation vs. Phase State**



**Phase Shift vs. Frequency (All States)**



**Insertion Loss vs. Frequency (Reference State)**





## Modes of Operation: Serial and Direct Parallel

### Serial Mode

The serial control interface (SERIN, CLK, LE, SEROUT) is compatible with the SPI protocol. SPI mode is activated when P/S is kept high. The 6-bit serial word must be loaded with the MSB first. After shifting in the 6 bit word, a rising edge on LE will set the phase shifter to the desired state. While LE is high the CLK is masked to protect the data while implementing the change. SEROUT is SERIN delayed by 6 clock cycles.

When P/S is low, the serial control interface is disabled. When P/S is set high, Pins 22, 23, and 24 have the LE, CLK, and SER IN function.

In serial mode operation, the outputs will stay constant while LE is kept low.

### Direct Parallel Mode

The parallel mode is enabled when P/S is set low. In the direct parallel mode, the phase shifter is controlled by the parallel control inputs directly. When P/S is set low, Pins 22, 23, and 24 have the D3, D2, and D1 function.

**Mode Truth Table** <sup>8,9</sup>

P/S	LE	Mode
1	X	Serial
0	N/A	Direct Parallel

8. There are two dummy bits (D1 & D2), that must be sent in the serial mode. This is because the 4 bit phase shifter uses the same driver as the 6 bit phase shifter.

9. In the parallel mode, D1 and D2 should be tied to ground or to  $V_{CC}$ .

**Truth Table (Digital Phase Shifter)** <sup>10</sup>

D6	D5	D4	D3	D2	D1	Phase Shift
0	0	0	0	X	X	Reference Phase
0	0	0	1	X	X	22.5 deg
0	0	1	0	X	X	45 deg
0	1	0	0	X	X	90 deg
1	0	0	0	X	X	180 deg
1	1	1	1	X	X	337.5 deg

10. 0 = CMOS Low; 1 = CMOS High, X is CMOS Low or High

## Serial Interface Timing Characteristics

Symbol	Parameter	Typical Performance			Units
		-40°C	25°C	+85°C	
$t_{SCK}$	Min. Serial Clock Period	100	100	100	ns
$t_{CS}$	Min. Control Set-up Time	20	20	20	ns
$t_{CH}$	Min. Control Hold Time	20	20	20	ns
$t_{LS}$	Min. LE Set-up Time	10	10	10	ns
$t_{LEW}$	Min. LE Pulse Width	10	10	10	ns
$t_{LH}$	Min. Serial Clock Hold Time from LE	10	10	10	ns
$t_{LES}$	Min. LE Pulse Spacing	630	630	630	ns

# MAPS-010144

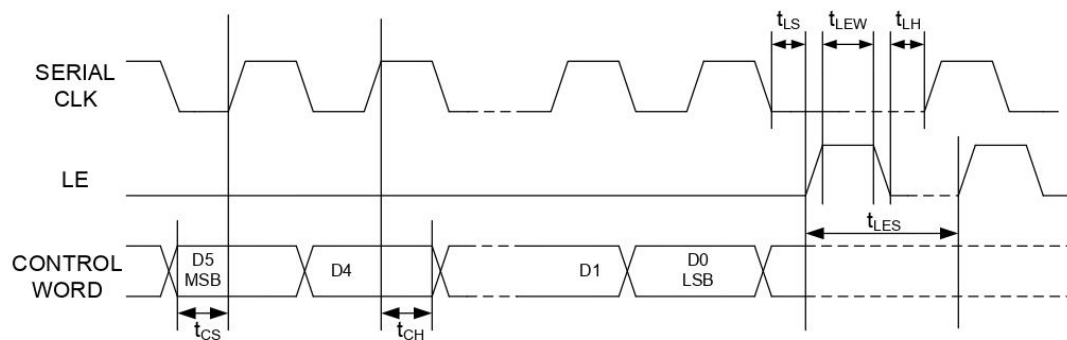


Digital Phase Shifter  
4-Bit, 2.3 - 3.8 GHz

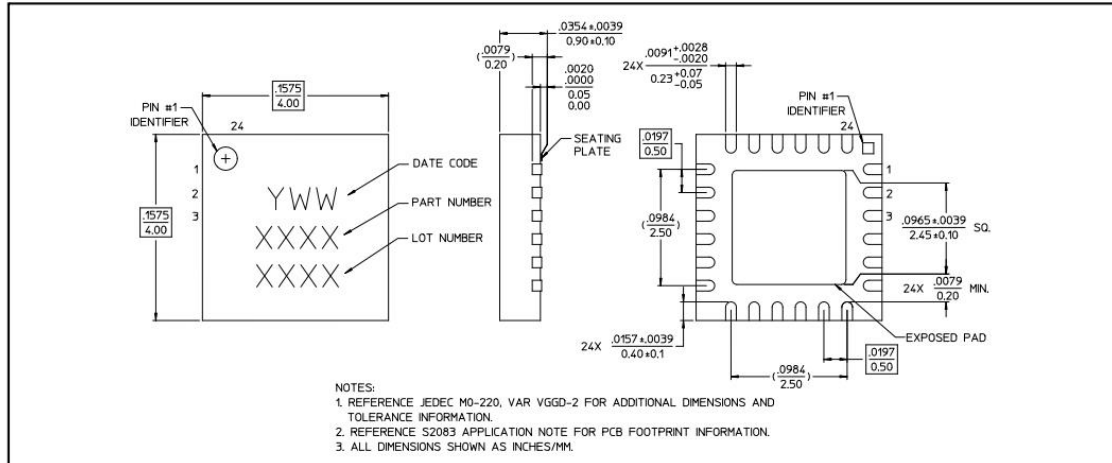
Rev. V3

## Functionality Modes of Operation: Serial and Direct Parallel

### Serial Input Interface Timing Diagram



### Lead Free 4 mm 24-Lead PQFN<sup>†</sup>



<sup>†</sup> Reference Application Note S2083 for lead-free solder reflow recommendations.  
Meets JEDEC moisture sensitivity level 1 requirements.  
Plating is 100% matte tin over copper.

M/A-COM Technology Solutions Inc. All rights reserved.

Information in this document is provided in connection with M/A-COM Technology Solutions Inc ("MACOM") products. These materials are provided by MACOM as a service to its customers and may be used for informational purposes only. Except as provided in MACOM's Terms and Conditions of Sale for such products or in any separate agreement related to this document, MACOM assumes no liability whatsoever. MACOM assumes no responsibility for errors or omissions in these materials. MACOM may make changes to specifications and product descriptions at any time, without notice. MACOM makes no commitment to update the information and shall have no responsibility whatsoever for conflicts or incompatibilities arising from future changes to its specifications and product descriptions. No license, express or implied, by estoppel or otherwise, to any intellectual property rights is granted by this document.

THESE MATERIALS ARE PROVIDED "AS IS" WITHOUT WARRANTY OF ANY KIND, EITHER EXPRESS OR IMPLIED, RELATING TO SALE AND/OR USE OF MACOM PRODUCTS INCLUDING LIABILITY OR WARRANTIES RELATING TO FITNESS FOR A PARTICULAR PURPOSE, CONSEQUENTIAL OR INCIDENTAL DAMAGES, MERCHANTABILITY, OR INFRINGEMENT OF ANY PATENT, COPYRIGHT OR OTHER INTELLECTUAL PROPERTY RIGHT. MACOM FURTHER DOES NOT WARRANT THE ACCURACY OR COMPLETENESS OF THE INFORMATION, TEXT, GRAPHICS OR OTHER ITEMS CONTAINED WITHIN THESE MATERIALS. MACOM SHALL NOT BE LIABLE FOR ANY SPECIAL, INDIRECT, INCIDENTAL, OR CONSEQUENTIAL DAMAGES, INCLUDING WITHOUT LIMITATION, LOST REVENUES OR LOST PROFITS, WHICH MAY RESULT FROM THE USE OF THESE MATERIALS.

MACOM products are not intended for use in medical, lifesaving or life sustaining applications. MACOM customers using or selling MACOM products for use in such applications do so at their own risk and agree to fully indemnify MACOM for any damages resulting from such improper use or sale.